

ESP32-S3

技术规格书

2.4 GHz Wi-Fi + 低功耗蓝牙 SoC

支持 IEEE 802.11 b/g/n (2.4 GHz Wi-Fi) 和 Bluetooth[®] 5 (LE)

包括:

ESP32-S3

ESP32-S3FN8

ESP32-S3R2

ESP32-S3R8

ESP32-S3R8V

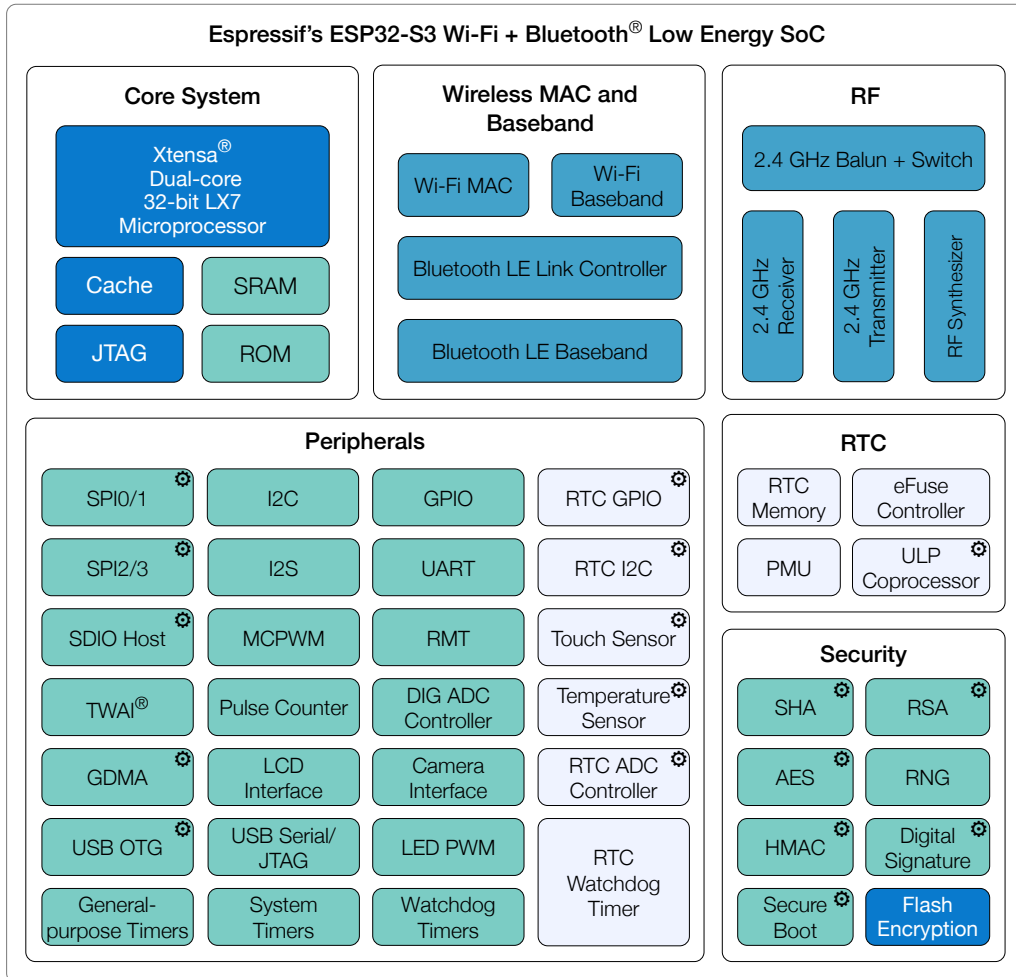
ESP32-S3FH4R2



版本 1.2
乐鑫信息科技
版权 © 2022

产品概述

ESP32-S3 是一款低功耗的 MCU 系统级芯片 (SoC)，支持 2.4 GHz Wi-Fi 和低功耗蓝牙 (Bluetooth® LE) 双模无线通信。芯片集成了 Xtensa® 32 位 LX7 双核处理器、超低功耗协处理器、Wi-Fi 基带、蓝牙基带、RF 模块以及外设。芯片的功能框图如下图所示。



不同功耗模式下处于工作状态的模块：



图 1: ESP32-S3 功能框图

方案亮点

- 完整的 Wi-Fi 子系统，符合 IEEE 802.11b/g/n 协议，具有 Station、SoftAP 和 SoftAP + Station 混杂三种模式
- 低功耗蓝牙子系统，支持 Bluetooth 5 和 Bluetooth mesh
- Xtensa® 32 位 LX7 双核处理器，五级流水线架构，主频高达 240 MHz
 - 高达 128 位的数据总线位宽及专用的 SIMD 指令提供优越的运算性能
 - 高效的 L1 缓存提高外部存储器的执行性能

- 单精度浮点运算单元 (FPU) 加速运算
- **高集成度的射频模块**，提供行业领先的功耗和射频性能
- **卓越的低功耗管理**，针对不同应用场景提供灵活的功耗模式调节，ULP 低功耗协处理器可在超低功耗状态下运行
- **强大的存储功能**，内置 512 KB SRAM、384 KB ROM 存储空间，并支持以 SPI、Dual SPI、Quad SPI、Octal SPI、QPI、OPI 等接口形式连接 flash

和片外 RAM

- **完善的安全机制**
 - 硬件加密加速器支持 AES-128/256、Hash、RSA、HMAC、数字签名和安全启动
 - 集成真随机数发生器
 - 支持片上及片外存储器的访问权限管理
 - 支持片外存储器加解密功能
- **丰富的通信接口及 GPIO 管脚**，可支持多种场景及复杂的应用

产品特性

Wi-Fi

- 支持 IEEE 802.11 b/g/n 协议
- 在 2.4 GHz 频带支持 20 MHz 和 40 MHz 频宽
- 支持 1T1R 模式，数据速率高达 150 Mbps
- 无线多媒体 (WMM)
- 帧聚合 (TX/RX A-MPDU, TX/RX A-MSDU)
- 立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation/defragmentation)
- Beacon 自动监测 (硬件 TSF)
- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式和 Station + SoftAP 混杂模式
请注意 ESP32-S3 在 Station 模式下扫描时，SoftAP 信道会同时改变
- 天线分集
- 802.11 mc FTM
- 支持外部功率放大器

蓝牙

- 低功耗蓝牙 (Bluetooth LE): Bluetooth 5、Bluetooth mesh
- 高功率模式 (20 dBm, 与 Wi-Fi 共用 PA)
- 速率支持 125 Kbps、500 Kbps、1 Mbps、2 Mbps
- 广播扩展 (Advertising Extensions)

- 多广播 (Multiple Advertisement Sets)
- 信道选择 (Channel Selection Algorithm #2)
- Wi-Fi 与蓝牙共存，共用同一个天线

CPU 和存储

- Xtensa® 32 位 LX7 双核处理器，主频高达 240 MHz
- CoreMark® 得分:
 - 单核，主频 240 MHz: 613.86 CoreMark; 2.56 CoreMark/MHz
 - 双核，主频 240 MHz: 1181.60 CoreMark; 4.92 CoreMark/MHz
- 128 位数据总线位宽，支持 SIMD 指令
- 384 KB ROM
- 512 KB SRAM
- 16 KB RTC SRAM
- SPI、Dual SPI、Quad SPI、Octal SPI、QPI、OPI 接口外接多个 flash 和片外 RAM
- 引入 cache 机制的 flash 控制器
- 支持 flash 在线编程

高级外设接口和传感器

- 45 × GPIO 口
- 数字接口:
 - 4 × SPI
 - 1 × LCD 接口 (8 位 ~16 位并行 RGB,

- I8080, MOTO6800) , 支持 RGB565, YUV422, YUV420, YUV411 之间互相转换
- 1 × DVP 8 位 ~16 位摄像头接口
- 3 × UART
- 2 × I2C
- 2 × I2S
- 1 × RMT (TX/RX)
- 1 × 脉冲计数器
- LED PWM 控制器, 多达 8 个通道
- 1 × 全速 USB OTG
- 1 × USB Serial/JTAG 控制器
- 2 × MCPWM
- 1 × SDIO 主机接口, 具有 2 个卡槽
- 通用 DMA 控制器 (简称 GDMA), 5 个接收通道和 5 个发送通道
- 1 × TWAI[®] 控制器, 兼容 ISO11898-1 (CAN 规范 2.0)

- 模拟接口:
 - 2 × 12 位 SAR ADC, 多达 20 个通道
 - 1 × 温度传感器
 - 14 × 电容式传感 GPIO

- 定时器:
 - 4 × 54 位通用定时器
 - 1 × 52 位系统定时器
 - 3 × 看门狗定时器

低功耗管理

- 电源管理单元, 五种功耗模式
- 超低功耗协处理器 (ULP):
 - ULP-RISC-V 协处理器
 - ULP-FSM 协处理器

安全机制

- 安全启动
- Flash 加密
- 4-Kbit OTP, 用户可用的高达 1792 位
- 加密硬件加速器:
 - AES-128/256 (FIPS PUB 197)
 - Hash (FIPS PUB 180-4)
 - RSA
 - 随机数生成器 (RNG)
 - HMAC
 - 数字签名

应用 (部分举例)

具有低功耗的 ESP32-S3 专为物联网 (IoT) 设备而设计, 应用领域包括:

- 智能家居
 - 智能照明
 - 智能按钮
 - 智能插座
- 工业自动化
 - 工业机器人
 - Mesh 组网
 - 人机界面
- 医疗保健
 - 健康监测
 - 婴儿监控器
- 消费电子产品
 - 智能手表、智能手环
 - OTT 电视盒、机顶盒设备
 - Wi-Fi 和蓝牙音箱
 - 具有数据上传功能的玩具和接近感应玩具
- 智慧农业
 - 智能温室大棚
 - 智能灌溉
 - 农业机器人
- 零售餐饮
 - POS 系统

- 服务机器人
- 音频设备
 - 网络音乐播放器
 - 音频流媒体设备
 - 网络广播
- 通用低功耗 IoT 传感器 Hub
- 通用低功耗 IoT 数据记录器
- 摄像头视频流传输
- USB 设备
- 语音识别
- 图像识别
- Wi-Fi + 蓝牙双模网卡
- 触摸感应交互
 - 防水功能
 - 距离感应
 - 滑条、滚轮设计

说明：

ESP32-S3 触摸传感器目前尚无法通过射频抗干扰度测试系统 (CS) 认证，应用场景有所限制。

目录

产品概述	2
方案亮点	2
产品特性	3
应用	4
1 产品型号对比	11
1.1 ESP32-S3 系列芯片命名	11
1.2 ESP32-S3 系列芯片对比	11
2 管脚定义	12
2.1 管脚布局	12
2.2 管脚描述	13
2.3 管脚名称释义	16
2.4 功能名称释义	16
2.5 GPIO 功能	17
2.6 芯片与 SiP Flash/PSRAM 的管脚对应关系	19
2.7 电源管理	20
2.8 Strapping 管脚	22
3 功能描述	25
3.1 CPU 和存储	25
3.1.1 CPU	25
3.1.2 片上存储	25
3.1.3 外部 Flash 和片外 RAM	25
3.1.4 存储器映射	26
3.1.5 Cache	26
3.1.6 eFuse 控制器	27
3.1.7 处理器指令拓展 (PIE)	27
3.2 RTC 和低功耗管理	27
3.2.1 电源管理单元 (PMU)	27
3.2.2 超低功耗协处理器 (ULP)	28
3.3 模拟外设	28
3.3.1 模/数转换器 (ADC)	28
3.3.2 温度传感器	28
3.3.3 触摸传感器	28
3.4 系统组件	28
3.4.1 复位和时钟	28
3.4.2 中断矩阵	29
3.4.3 权限控制	29
3.4.4 系统寄存器	30
3.4.5 通用 DMA 控制器	30
3.4.6 CPU 时钟	30
3.4.7 RTC 时钟	31

3.4.8 时钟毛刺检测	31
3.5 数字外设	31
3.5.1 IO MUX 和 GPIO 交换矩阵	31
3.5.2 串行外设接口 (SPI)	32
3.5.3 LCD 接口	33
3.5.4 摄像头接口	33
3.5.5 UART 控制器	33
3.5.6 I2C 接口	33
3.5.7 I2S 接口	34
3.5.8 红外遥控	34
3.5.9 脉冲计数控制器	34
3.5.10 LED PWM 控制器	34
3.5.11 USB 2.0 OTG 全速接口	35
3.5.12 USB Serial/JTAG 控制器	35
3.5.13 电机控制 PWM (MCPWM)	36
3.5.14 SD/MMC 主机控制器	36
3.5.15 TWAI® 控制器	36
3.6 射频和 Wi-Fi	37
3.6.1 2.4 GHz 接收器	37
3.6.2 2.4 GHz 发射器	37
3.6.3 时钟生成器	37
3.6.4 Wi-Fi 射频和基带	38
3.6.5 Wi-Fi MAC	38
3.6.6 联网特性	38
3.7 低功耗蓝牙	38
3.7.1 低功耗蓝牙射频和物理层	39
3.7.2 低功耗蓝牙链路层控制器	39
3.8 定时器	39
3.8.1 通用定时器	39
3.8.2 系统定时器	40
3.8.3 看门狗定时器	40
3.8.4 XTAL32K 看门狗定时器	40
3.9 加密/安全组件	41
3.9.1 片外存储器加密与解密	41
3.9.2 安全启动	41
3.9.3 HMAC 加速器	41
3.9.4 数字签名	41
3.9.5 World 控制器	41
3.9.6 SHA 加速器	42
3.9.7 AES 加速器	42
3.9.8 RSA 加速器	43
3.9.9 随机数发生器	43
3.10 外设管脚分配	43
4 电气特性	49
4.1 绝对最大额定值	49

4.2	建议工作条件	49
4.3	VDD_SPI 输出特性	50
4.4	直流电气特性 (3.3 V, 25 °C)	50
4.5	ADC 特性	51
4.6	功耗特性	51
4.6.1	Active 模式下的 RF 功耗	51
4.6.2	其他功耗模式下的功耗	51
4.7	可靠性认证	53
4.8	Wi-Fi 射频	53
4.8.1	Wi-Fi 射频发射器 (TX) 规格	53
4.8.2	Wi-Fi 射频接收器 (RX) 规格	54
4.9	低功耗蓝牙射频	55
4.9.1	低功耗蓝牙射频发射器 (TX) 规格	55
4.9.2	低功耗蓝牙射频接收器 (RX) 规格	58
5	封装信息	60
6	相关文档和资源	61
	修订历史	62

表格

1	ESP32-S3 系列芯片对比	11
2	管脚描述	13
3	管脚名称释义	16
4	功能名称释义	16
5	GPIO 功能	17
6	芯片与 SiP Flash/PSRAM 的管脚对应关系	19
7	ESP32-S3 系列芯片上电、复位时序图参数说明	21
8	JTAG 信号源选择	22
9	Strapping 管脚	22
10	VDD_SPI 电压值的默认配置	23
11	Strapping 管脚的建立时间和保持时间的参数说明	24
12	ESP32-S3 系列和外部 flash 芯片的连接关系	32
13	外设和传感器管脚分配	43
14	绝对最大额定值	49
15	建议工作条件	49
16	VDD_SPI 输出特性	50
17	直流电气特性 (3.3 V, 25 °C)	50
18	ADC 特性	51
19	ADC 校准结果	51
20	W-Fi RF 功耗	51
21	低功耗模式下的功耗	52
22	Modem-sleep 模式下的功耗	52
23	可靠性认证	53
24	Wi-Fi 频率	53
25	频谱模板和 EVM 符合 802.11 标准时的发射功率	53
26	发射 EVM 测试	54
27	接收灵敏度	54
28	最大接收电平	55
29	接收邻道抑制	55
30	低功耗蓝牙频率	55
31	发射器特性 - 低功耗蓝牙 1 Mbps	56
32	发射器特性 - 低功耗蓝牙 2 Mbps	56
33	发射器特性 - 低功耗蓝牙 125 Kbps	56
34	发射器特性 - 低功耗蓝牙 500 Kbps	57
35	接收器特性 - 低功耗蓝牙 1 Mbps	58
36	接收器特性 - 低功耗蓝牙 2 Mbps	58
37	接收器特性 - 低功耗蓝牙 125 Kbps	59
38	接收器特性 - 低功耗蓝牙 500 Kbps	59

插图

1	ESP32-S3 功能框图	2
2	ESP32-S3 系列芯片命名	11
3	ESP32-S3 芯片管脚布局（俯视图）	12
4	ESP32-S3 数字电源管理	21
5	ESP32-S3 系列芯片上电、复位时序图	21
6	Strapping 管脚的建立时间和保持时间	23
7	地址映射结构	26
8	QFN56 (7×7 mm) 封装	60

1. 产品型号对比

1.1 ESP32-S3 系列芯片命名

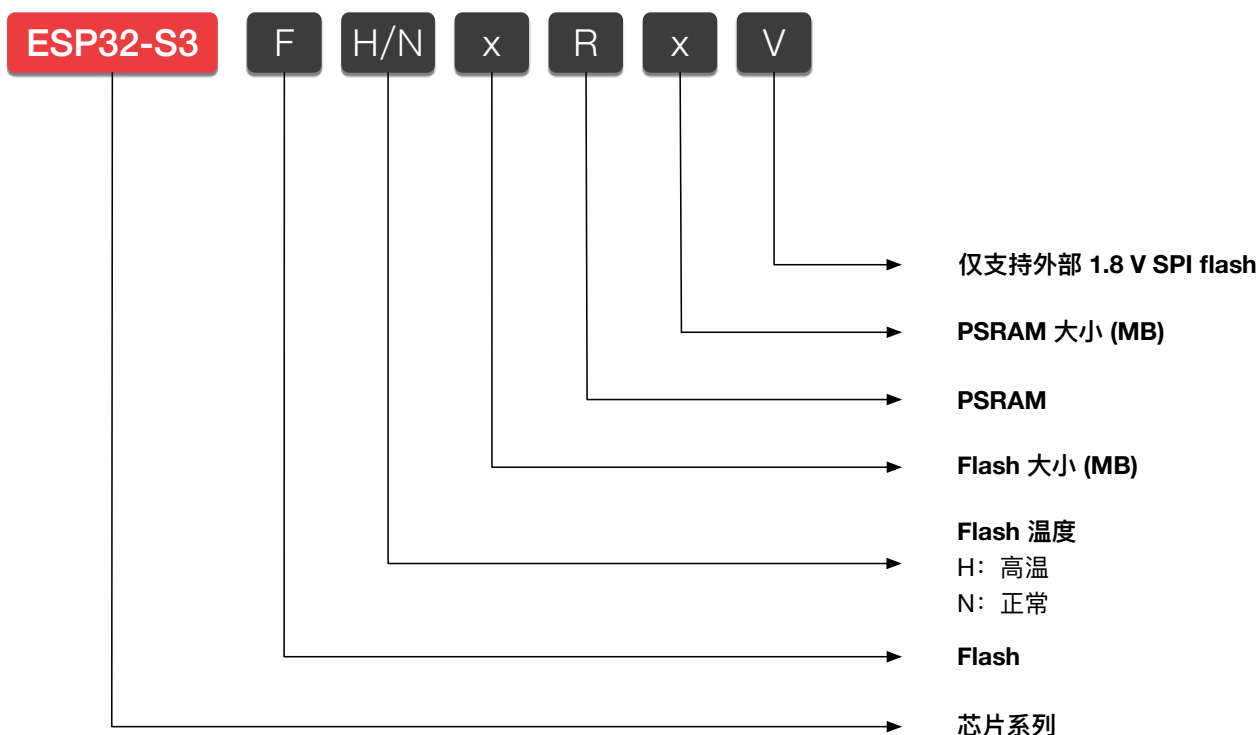


图 2: ESP32-S3 系列芯片命名

1.2 ESP32-S3 系列芯片对比

表 1: ESP32-S3 系列芯片对比

订购型号	SiP flash	SiP PSRAM	环境温度 (°C)	SPI 电压
ESP32-S3	—	—	-40 ~ 105	3.3 V/1.8 V
ESP32-S3FN8	8 MB (Quad SPI)	—	-40 ~ 85	3.3 V
ESP32-S3R2	—	2 MB (Quad SPI)	-40 ~ 85	3.3 V
ESP32-S3R8	—	8 MB (Octal SPI)	-40 ~ 65	3.3 V
ESP32-S3R8V	—	8 MB (Octal SPI)	-40 ~ 65	1.8 V
ESP32-S3FH4R2	4 MB (Quad SPI)	2 MB (Quad SPI)	-40 ~ 105	3.3 V

¹ SiP flash 及 SiP PSRAM 指的是封装在芯片内部的 flash 和 PSRAM。

² Octal SPI 比 Quad SPI 多占用 5 个 GPIO，即 GPIO33 ~ GPIO37。

³ 目前 ESP32-S3FH4R2 芯片仍处于样品状态。

2. 管脚定义

2.1 管脚布局

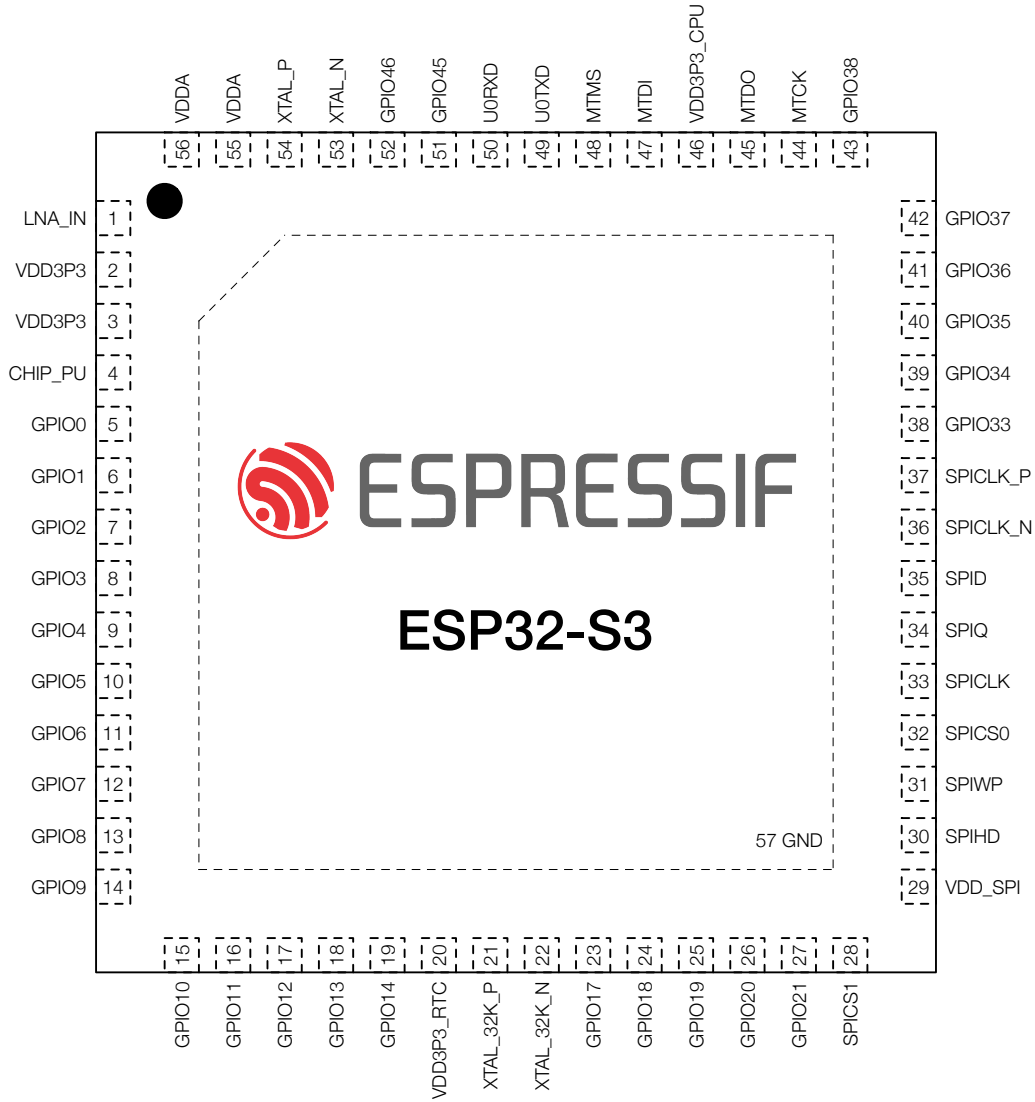


图 3: ESP32-S3 芯片管脚布局 (俯视图)

2.2 管脚描述

表 2: 管脚描述

名称	No.	类型	电源域	功能
LNA_IN	1	I/O	—	射频输入和输出
VDD3P3	2	P _A	—	模拟电源
VDD3P3	3	P _A	—	模拟电源
CHIP_PU	4	I	VDD3P3_RTC	高电平：芯片使能； 低电平：芯片关闭； 注意不能让 CHIP_PU 管脚浮空。
GPIO0	5	I/O/T	VDD3P3_RTC	RTC_GPIO0, GPIO0
GPIO1	6	I/O/T	VDD3P3_RTC	RTC_GPIO1, GPIO1 , TOUCH1, ADC1_CH0
GPIO2	7	I/O/T	VDD3P3_RTC	RTC_GPIO2, GPIO2 , TOUCH2, ADC1_CH1
GPIO3	8	I/O/T	VDD3P3_RTC	RTC_GPIO3, GPIO3 , TOUCH3, ADC1_CH2
GPIO4	9	I/O/T	VDD3P3_RTC	RTC_GPIO4, GPIO4 , TOUCH4, ADC1_CH3
GPIO5	10	I/O/T	VDD3P3_RTC	RTC_GPIO5, GPIO5 , TOUCH5, ADC1_CH4
GPIO6	11	I/O/T	VDD3P3_RTC	RTC_GPIO6, GPIO6 , TOUCH6, ADC1_CH5
GPIO7	12	I/O/T	VDD3P3_RTC	RTC_GPIO7, GPIO7 , TOUCH7, ADC1_CH6
GPIO8	13	I/O/T	VDD3P3_RTC	RTC_GPIO8, GPIO8 , TOUCH8, ADC1_CH7, SUBSPICS1
GPIO9	14	I/O/T	VDD3P3_RTC	RTC_GPIO9, GPIO9 , TOUCH9, ADC1_CH8, SUBSPIHD, FSPIHD
GPIO10	15	I/O/T	VDD3P3_RTC	RTC_GPIO10, GPIO10 , TOUCH10, ADC1_CH9, FSPIIO4, SUBSPICS0, FSPICS0
GPIO11	16	I/O/T	VDD3P3_RTC	RTC_GPIO11, GPIO11 , TOUCH11, ADC2_CH0, FSPIIO5, SUBSPID, FSPID
GPIO12	17	I/O/T	VDD3P3_RTC	RTC_GPIO12, GPIO12 , TOUCH12, ADC2_CH1, FSPIIO6, SUBSPICLK, FSPICLK
GPIO13	18	I/O/T	VDD3P3_RTC	RTC_GPIO13, GPIO13 , TOUCH13, ADC2_CH2, FSPIIO7, SUBSPIQ, FSPIQ
GPIO14	19	I/O/T	VDD3P3_RTC	RTC_GPIO14, GPIO14 , TOUCH14, ADC2_CH3, FSPIDQS, SUBSPIWP, FSPWP
VDD3P3_RTC	20	P _A	—	模拟电源
XTAL_32K_P	21	I/O/T	VDD3P3_RTC	RTC_GPIO15, GPIO15 , U0RTS, ADC2_CH4, XTAL_32K_P
XTAL_32K_N	22	I/O/T	VDD3P3_RTC	RTC_GPIO16, GPIO16 , U0CTS, ADC2_CH5, XTAL_32K_N
GPIO17	23	I/O/T	VDD3P3_RTC	RTC_GPIO17, GPIO17 , U1TXD, ADC2_CH6
GPIO18	24	I/O/T	VDD3P3_RTC	RTC_GPIO18, GPIO18 , U1RXD, ADC2_CH7, CLK_OUT3

名称	No.	类型	电源域	功能
GPIO19	25	I/O/T	VDD3P3_RTC	RTC_GPIO19, GPIO19, U1RTS, ADC2_CH8, CLK_OUT2, USB_D-
GPIO20	26	I/O/T	VDD3P3_RTC	RTC_GPIO20, GPIO20, U1CTS, ADC2_CH9, CLK_OUT1, USB_D+
GPIO21	27	I/O/T	VDD3P3_RTC	RTC_GPIO21, GPIO21
SPICS1	28	I/O/T	VDD_SPI	SPICS1, GPIO26
VDD_SPI	29	P _D	—	1.8 V 或 VDD3P3_RTC 电源输出
SPIHD	30	I/O/T	VDD_SPI	SPIHD , GPIO27
SPIWP	31	I/O/T	VDD_SPI	SPIWP , GPIO28
SPICS0	32	I/O/T	VDD_SPI	SPICS0 , GPIO29
SPICLK	33	I/O/T	VDD_SPI	SPICLK , GPIO30
SPIQ	34	I/O/T	VDD_SPI	SPIQ , GPIO31
SPID	35	I/O/T	VDD_SPI	SPID , GPIO32
SPICLK_N	36	I/O/T	VDD_SPI	SPICLK_N_DIFF, GPIO48 , SUBSPICLK_N_DIFF
SPICLK_P	37	I/O/T	VDD_SPI	SPICLK_P_DIFF, GPIO47 , SUBSPICLK_P_DIFF
GPIO33	38	I/O/T	VDD3P3_CPU / VDD_SPI	SPIIO4, GPIO33 , FSPIHD, SUBSPIHD
GPIO34	39	I/O/T	VDD3P3_CPU / VDD_SPI	SPIIO5, GPIO34 , FSPICS0, SUBSPICS0
GPIO35	40	I/O/T	VDD3P3_CPU / VDD_SPI	SPIIO6, GPIO35 , FSPID, SUBSPID
GPIO36	41	I/O/T	VDD3P3_CPU / VDD_SPI	SPIIO7, GPIO36 , FSPICLK, SUBSPICLK
GPIO37	42	I/O/T	VDD3P3_CPU / VDD_SPI	SPIDQS, GPIO37 , FSPIQ, SUBSPIQ
GPIO38	43	I/O/T	VDD3P3_CPU	GPIO38 , FSPIWP, SUBSPIWP
MTCK	44	I/O/T	VDD3P3_CPU	MTCK , GPIO39, CLK_OUT3, SUBSPICS1
MTDO	45	I/O/T	VDD3P3_CPU	MTDO , GPIO40, CLK_OUT2
VDD3P3_CPU	46	P _D	—	CPU IO 电源输入
MTDI	47	I/O/T	VDD3P3_CPU	MTDI , GPIO41, CLK_OUT1
MTMS	48	I/O/T	VDD3P3_CPU	MTMS , GPIO42
U0TXD	49	I/O/T	VDD3P3_CPU	U0TXD , GPIO43, CLK_OUT1
U0RXD	50	I/O/T	VDD3P3_CPU	U0RXD , GPIO44, CLK_OUT2
GPIO45	51	I/O/T	VDD3P3_CPU	GPIO45
GPIO46	52	I/O/T	VDD3P3_CPU	GPIO46
XTAL_N	53	—	—	外部主晶振输出

名称	No.	类型	电源域	功能
XTAL_P	54	—	—	外部主晶振输入
VDDA1	55	P _A	—	模拟电源
VDDA2	56	P _A	—	模拟电源
GND	57	G	—	接地

¹ P: 电源管脚; P_A: 模拟电源管脚; P_D: 数字电源管脚; I: 输入; O: 输出; T: 可以被设置为高阻。

² 加粗字体为 SPI 启动模式下管脚的默认功能。管脚 38 ~ 42 默认功能由 eFuse 位决定。

³ GPIO33、GPIO34、GPIO35、GPIO36、GPIO37 的电源域默认为 VDD3P3_CPU，也可由软件配置为 VDD_SPI。

⁴ 本表中管脚功能仅指部分固定设置，对于可通过 GPIO 矩阵输入输出的信号，不受本表的限制。有关 GPIO 交换矩阵的更多信息，请参考 [《ESP32-S3 技术参考手册》](#)。

2.3 管脚名称释义

管脚名称释义如下表所示。

表 3: 管脚名称释义

管脚名称	释义
GPIOx	通用输入输出 (x 代表 GPIO 编号)。GPIO 管脚可分配不同的功能, 包括数字功能和模拟功能。表 5 列出了各 GPIO 管脚可分配的数字功能。
SPIx	SiP flash/PSRAM 和外部 flash/RAM 接口 (x 代表 CLK, CS0, CS1, D, Q, WP, HD, IO4~7 或 DQS)。
XTAL_32K_P/N	32 KHz 外部时钟输入/输出 (连接 ESP32-S3 的晶振)。P/N 代表时钟相位的正/反。
XTAL_P/N	外部时钟输入/输出 (连接 ESP32-S3 的晶振)。P/N 代表时钟相位的正/反。
U0RXD/U0TXD	UART0 接收/发送信号。
MTCK/MTDO/MTDI/MTMS	JTAG 接口信号。
LNA_IN	低噪声放大器 (RF LNA) 输入/输出信号。
CHIP_PU	芯片上电管脚。
GND	接地管脚。
VDDA	模拟电源管脚。
VDD3P3_RTC	RTC 数字电源管脚。
VDD3P3_CPU	数字电源管脚。
VDD_SPI	SPI IO 电源管脚。

2.4 功能名称释义

管脚的功能名称释义如下表所示。

表 4: 功能名称释义

功能名称	释义
RTC_GPIOx	RTC 电路低功耗管理的 GPIO 功能。
TOUCHx	触摸传感模拟功能。
ADCx_CHy	模/数转换通道 (x 代表 ADC 编号, y 代表通道编号)。
SUBSPIx	Sub-SPI0/1 总线 (x 代表 CLK, CS0, CS1, D, Q, WP 或 HD), 用于不同工作电压的 flash 和 PSRAM, 与 SPIx 总线相区别。
FSPIx	8 线 Fast-SPI2 总线功能 (x 代表 CLK, CS0, CS1, D, Q, WP, HD, IO4~7 或 DQS)
SPIx	SPI0/1 总线功能 (x 代表 CLK, CS0, CS1, D, Q, WP, HD, IO4~7 或 DQS)
UxRTS/UxCTS	UARTx 硬件流控信号 (x 代表 UART 编号)。
U1RXD/U1TXD	UART1 接收/发送信号。
CLK_OUTx	用于调试功能的时钟输出 (x 代表时钟编号)。
USB_D-/USB_D+	USB OTG 以及 USB Serial/JTAG 功能。USB 信号差分信号, 通过一对 D+ 和 D- 线传输。
SPICLK_N/P_DIFF	SPI 差分时钟的负极/正极端。

2.5 GPIO 功能

ESP32-S3 共有 45 个 GPIO 管脚（序号 22-25 未使用），可分配不同的功能，如表 5 所示。表中列出的是数字功能 (F0-F4)，RTC 功能和模拟功能请在表 2 中查看。

表 5: GPIO 功能

GPIO	管脚名称	F0	类型	F1	类型	F2	类型	F3	类型	F4	类型	复位时状态	复位后状态	备注
0	GPIO0	GPIO0	I/O/T	GPIO0	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	R
1	GPIO1	GPIO1	I/O/T	GPIO1	I/O/T	-	-	-	-	-	-	IE1	IE1	R
2	GPIO2	GPIO2	I/O/T	GPIO2	I/O/T	-	-	-	-	-	-	IE1	IE1	R
3	GPIO3	GPIO3	I/O/T	GPIO3	I/O/T	-	-	-	-	-	-	IE1	IE1	R
4	GPIO4	GPIO4	I/O/T	GPIO4	I/O/T	-	-	-	-	-	-	IE0	IE0	R
5	GPIO5	GPIO5	I/O/T	GPIO5	I/O/T	-	-	-	-	-	-	IE0	IE0	R
6	GPIO6	GPIO6	I/O/T	GPIO6	I/O/T	-	-	-	-	-	-	IE0	IE0	R
7	GPIO7	GPIO7	I/O/T	GPIO7	I/O/T	-	-	-	-	-	-	IE0	IE0	R
8	GPIO8	GPIO8	I/O/T	GPIO8	I/O/T	-	-	SUBSPICS1	O/T	-	-	IE0	IE0	R
9	GPIO9	GPIO9	I/O/T	GPIO9	I/O/T	-	-	SUBSPIHD	I1/O/T	FSPiHD	I1/O/T	IE0	IE1	R
10	GPIO10	GPIO10	I/O/T	GPIO10	I/O/T	FSPIIO4	I1/O/T	SUBSPICS0	O/T	FSPICS0	I1/O/T	IE0	IE1	R
11	GPIO11	GPIO11	I/O/T	GPIO11	I/O/T	FSPIIO5	I1/O/T	SUBSPID	I1/O/T	FSPID	I1/O/T	IE0	IE1	R
12	GPIO12	GPIO12	I/O/T	GPIO12	I/O/T	FSPIIO6	I1/O/T	SUBSPICLK	O/T	FSPICLK	I1/O/T	IE0	IE1	R
13	GPIO13	GPIO13	I/O/T	GPIO13	I/O/T	FSPIIO7	I1/O/T	SUBSPIQ	I1/O/T	FSPIQ	I1/O/T	IE0	IE1	R
14	GPIO14	GPIO14	I/O/T	GPIO14	I/O/T	FSPIDQS	O/T	SUBSPIWP	I1/O/T	FSPiWP	I1/O/T	IE0	IE1	R
15	XTAL_32K_P	GPIO15	I/O/T	GPIO15	I/O/T	U0RTS	O	-	-	-	-	IE0	IE0	R
16	XTAL_32K_N	GPIO16	I/O/T	GPIO16	I/O/T	U0CTS	I1	-	-	-	-	IE0	IE0	R
17	GPIO17	GPIO17	I/O/T	GPIO17	I/O/T	U1TXD	O	-	-	-	-	IE0	IE1	R
18	GPIO18	GPIO18	I/O/T	GPIO18	I/O/T	U1RXD	I1	CLK_OUT3	O	-	-	IE0	IE1	R
19	GPIO19	GPIO19	I/O/T	GPIO19	I/O/T	U1RTS	O	CLK_OUT2	O	-	-	IE0	IE0	R
20	GPIO20	GPIO20	I/O/T	GPIO20	I/O/T	U1CTS	I1	CLK_OUT1	O	-	-	IE0	IE0	R
21	GPIO21	GPIO21	I/O/T	GPIO21	I/O/T	-	-	-	-	-	-	IE0	IE0	R
26	SPICS1	SPICS1	O/T	GPIO26	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-
27	SPIHD	SPIHD	I1/O/T	GPIO27	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-
28	SPIWP	SPIWP	I1/O/T	GPIO28	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-
29	SPICS0	SPICS0	O/T	GPIO29	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-

GPIO	管脚名称	F0	类型	F1	类型	F2	类型	F3	类型	F4	类型	复位时状态	复位后状态	备注
30	SPICLK	SPICLK	O/T	GPIO30	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-
31	SPIQ	SPIQ	I/O/T	GPIO31	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-
32	SPID	SPID	I/O/T	GPIO32	I/O/T	-	-	-	-	-	-	IE1, WPU1	IE1, WPU1	-
33	GPIO33	GPIO33	I/O/T	GPIO33	I/O/T	FSPIHD	I/O/T	SUBSPIHD	I/O/T	SPIIO4	I/O/T	IE0	IE1	-
34	GPIO34	GPIO34	I/O/T	GPIO34	I/O/T	FSPICS0	I/O/T	SUBSPICS0	O/T	SPIIO5	I/O/T	IE0	IE1	-
35	GPIO35	GPIO35	I/O/T	GPIO35	I/O/T	FSPID	I/O/T	SUBSPID	I/O/T	SPIIO6	I/O/T	IE0	IE1	-
36	GPIO36	GPIO36	I/O/T	GPIO36	I/O/T	FSPICLK	I/O/T	SUBSPICLK	O/T	SPIIO7	I/O/T	IE0	IE1	-
37	GPIO37	GPIO37	I/O/T	GPIO37	I/O/T	FSPIQ	I/O/T	SUBSPIQ	I/O/T	SPIDQS	I/O/T	IE0	IE1	-
38	GPIO38	GPIO38	I/O/T	GPIO38	I/O/T	FSPiWP	I/O/T	SUBSPiWP	I/O/T	-	-	IE0	IE1	-
39	MTCK	MTCK	I1	GPIO39	I/O/T	CLK_OUT3	O	SUBSPICS1	O/T	-	-	IE0	IE1, or IE1&WPU1	-
40	MTDO	MTDO	O/T	GPIO40	I/O/T	CLK_OUT2	O	-	-	-	-	IE0	IE1	-
41	MTDI	MTDI	I1	GPIO41	I/O/T	CLK_OUT1	O	-	-	-	-	IE0	IE1	-
42	MTMS	MTMS	I1	GPIO42	I/O/T	-	-	-	-	-	-	IE0	IE1	-
43	U0TXD	U0TXD	O	GPIO43	I/O/T	CLK_OUT1	O	-	-	-	-	IE1, WPU1	IE1, WPU1	-
44	U0RXD	U0RXD	I1	GPIO44	I/O/T	CLK_OUT2	O	-	-	-	-	IE1, WPU1	IE1, WPU1	-
45	GPIO45	GPIO45	I/O/T	GPIO45	I/O/T	-	-	-	-	-	-	IE1, WPD1	IE1, WPD1	-
46	GPIO46	GPIO46	I/O/T	GPIO46	I/O/T	-	-	-	-	-	-	IE1, WPD1	IE1, WPD1	-
47	SPICLK_P	SPICLK_P_DIFF	O/T	GPIO47	I/O/T	SUBSPI- CLK_P_DIFF	O/T	-	-	-	-	IE1	IE1	-
48	SPICLK_N	SPICLK_N_DIFF	O/T	GPIO48	I/O/T	SUBSPI- CLK_N_DIFF	O/T	-	-	-	-	IE1	IE1	-

请在下一页查看有关 GPIO 功能的更多信息。

类型

每个数字功能 ($F_n, n=0\sim4$) 均对应一个“类型”。以下是各个“类型”的含义：

- O: 仅为输出。
- O/T: 该功能信号包含输出和高阻抗组合。
- I/O/T: 该功能信号包含输入、输出和高阻抗组合。
- I1: 仅为输入。如果该管脚分配了 F_n 以外的功能, 则 F_n 的输入信号恒为 1。
- I1/O/T: 该功能信号包含输入、输出和高阻抗组合。如果该管脚分配了 F_n 以外的功能, 则 F_n 的输入信号恒为 1。
- I0/O/T: 该功能信号包含输入、输出和高阻抗组合。如果该管脚分配了 F_n 以外的功能, 则 F_n 的输入信号恒为 0。

复位时状态/复位后状态

管脚的复位状态：

- IE0 - 输入关闭
- IE1 - 输入使能
- IE1, WPD1 - 输入使能, 内部弱下拉电阻使能
- IE1, WPU1 - 输入使能, 内部弱上拉电阻使能
- IE1, or IE1&WPU1 - 当 EFUSE_DIS_PAD_JTAG 的 eFuse 位为 1 时, 芯片复位后 MTCK 浮空 (IE1)。0 时, 芯片复位后 MTCK 连接内部弱上拉电阻 (IE1&WPU1)。

备注

- R - 该管脚具有 RTC 或模拟功能

驱动强度

- GPIO19 ~ 20 的默认驱动强度为 2'd3 (驱动电流 = ~40 mA)。
- 其余管脚的默认驱动强度为 2'd2 (驱动电流 = ~20 mA)。

2.6 芯片与 SiP Flash/PSRAM 的管脚对应关系

表 6 列出了芯片与 SiP Flash/PSRAM 的管脚对应关系, 这些芯片管脚不建议用于其他功能。ESP32-S3 和 flash 芯片的数据端口连接关系请参考章节 3.5.2。

表 6: 芯片与 SiP Flash/PSRAM 的管脚对应关系

ESP32-S3FN8 (8 MB) / ESP32-S3FH4R2 (4 MB)	SiP flash (Quad SPI)
SPICLK	CLK
SPICS0	CS#
SPID	DI
SPIQ	DO
SPIWP	WP#
SPIHD	HOLD#

ESP32-S3R2 / ESP32-S3FH4R2	SiP PSRAM (2 MB, Quad SPI)
SPICLK	CLK
SPICS1	CE#
SPID	SI/SIO0
SPIQ	SO/SIO1
SPIWP	SIO2
SPIHD	SIO3
ESP32-S3R8 / ESP32-S3R8V	SiP PSRAM (8 MB, Octal SPI)
SPICLK	CLK
SPICS1	CE#
SPID	DQ0
SPIQ	DQ1
SPIWP	DQ2
SPIHD	DQ3
GPIO33	DQ4
GPIO34	DQ5
GPIO35	DQ6
GPIO36	DQ7
GPIO37	DQS/DM

2.7 电源管理

ESP32-S3 有四个电源输入管脚：

- VDDA1
- VDDA2
- VDD3P3_RTC
- VDD3P3_CPU

以及一个电源输入/输出管脚：

- VDD_SPI

VDDA1 和 VDDA2 给模拟电路供电。

VDD_SPI 可作为输出或输入电源。VDD_SPI 可配置为 Flash Voltage Regulator 供电（电压典型值为 1.8 V）或由 VDD3P3_RTC 通过电阻 R_{SPI} 后供电（电压典型值为 3.3 V）。ESP32-S3FN8、ESP32-S3R2 和 ESP32-S3R8 由于内置 3.3 V flash 和/或 PSRAM，VDD_SPI 必须由 VDD3P3_RTC 通过电阻 R_{SPI} 后供电。ESP32-S3R8V 由于内置 1.8 V PSRAM，VDD_SPI 必须由 Flash Voltage Regulator 供电。在 Deep-sleep 模式下，为了使 flash 漏电降到最低，可以通过软件关闭 VDD_SPI 电源。

RTC 电路由 Low Power Voltage Regulator 供电，该 Regulator 由 VDD3P3_RTC 供电。

数字系统电路由 Digital System Voltage Regulator 供电，该 Regulator 由 VDD3P3_CPU 和 VDD3P3_RTC 共同供电。

RTC IO 由 VDD3P3_RTC 供电。

Digital IO 由 VDD3P3_CPU 供电。

SPI IO 由 VDD_SPI 供电。

SPI/Digital IO 可以选择由 VDD_SPI 供电或者 VDD3P3_CPU 供电。

ESP32-S3 的数字电源管理如图 4 所示：

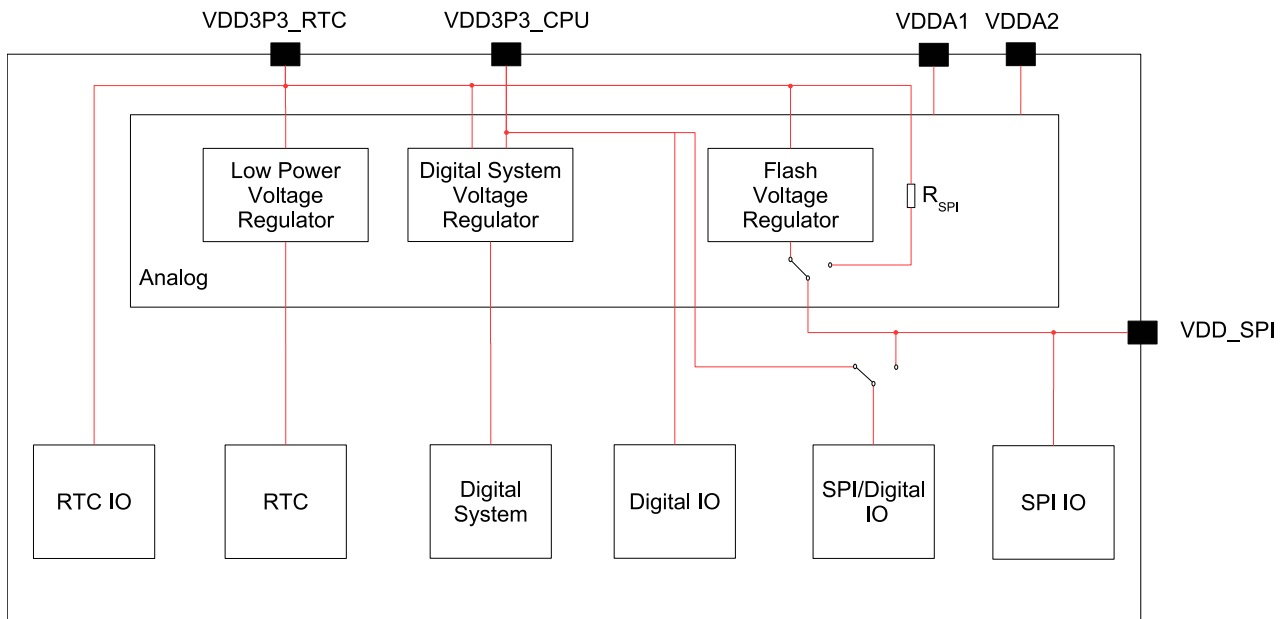


图 4: ESP32-S3 数字电源管理

关于 CHIP_PU 的说明：

图 5 为 ESP32-S3 系列芯片上电、复位时序图。各参数说明如表 7 所示。

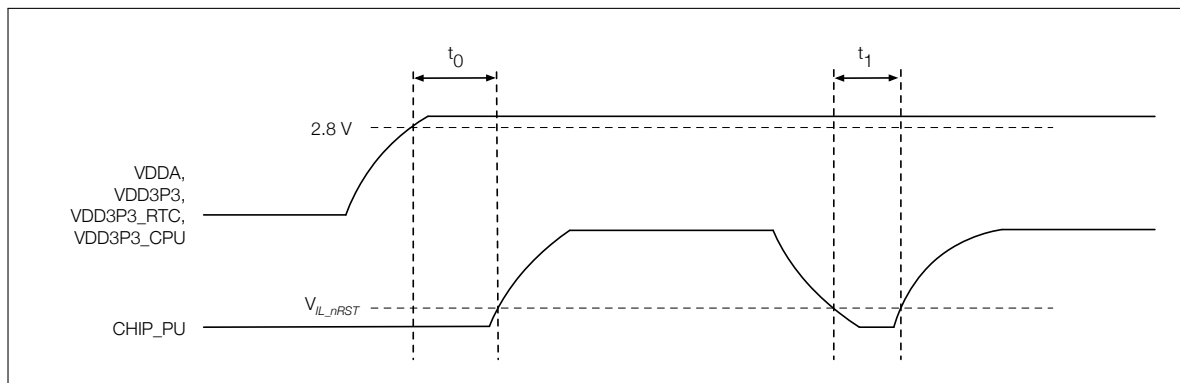


图 5: ESP32-S3 系列芯片上电、复位时序图

表 7: ESP32-S3 系列芯片上电、复位时序图参数说明

参数	说明	最小值 (μs)
t_0	CHIP_PU 管脚上电晚于 VDDA、VDD3P3、VDD3P3_RTC 和 VDD3P3_CPU 上电的延时时间	50
t_1	CHIP_PU 电平低于 V_{IL_nRST} (具体数值参考表 17) 的时间	50

2.8 Strapping 管脚

ESP32-S3 共有 4 个 strapping 管脚：

- GPIO0
- GPIO45
- GPIO46
- GPIO3

软件可以读取寄存器“GPIO_STRAPPING”中这几个管脚 strapping 的值。

在芯片的系统复位（上电复位、RTC 看门狗复位、欠压复位、模拟超级看门狗 (analog super watchdog) 复位、晶振时钟毛刺检测复位）过程中，strapping 管脚对自己管脚上的电平采样并存储到锁存器中，锁存值为“0”或“1”，并一直保持到芯片掉电或关闭。

GPIO0, GPIO45, GPIO46 默认连接内部弱上拉/下拉。如果这些管脚没有外部连接或者连接的外部线路处于高阻抗状态，内部弱上拉/下拉将决定这几个管脚输入电平的默认值。

GPIO3 默认处于浮空状态。GPIO3 的 strapping 值用来切换 CPU 内部 JTAG 信号来源，如表 9 所示。在这种情况下，该 strapping 值由外部线路来控制，并且外部线路不能处于高阻抗状态。表 8 列出了 EFUSE_DIS_USB_JTAG、EFUSE_DIS_PAD_JTAG 和 EFUSE_STRAP_JTAG_SEL 的所有配置组合，用以选择 JTAG 信号来源。

表 8: JTAG 信号源选择

EFUSE_STRAP_JTAG_SEL	EFUSE_DIS_USB_JTAG	EFUSE_DIS_PAD_JTAG	JTAG 信号源选择
1	0	0	见表 9
0	0	0	USB Serial/JTAG 控制器
无关项	0	1	USB Serial/JTAG 控制器
无关项	1	0	芯片上的 JTAG 管脚
无关项	1	1	N/A

为改变 strapping 的值，用户可以应用外部下拉/上拉电阻，或者应用主机 MCU 的 GPIO 控制 ESP32-S3 上电复位时的 strapping 管脚电平。

复位放开后，strapping 管脚和普通管脚功能相同。

Strapping 管脚配置的含义请参阅表 9。

表 9: Strapping 管脚

VDD_SPI 电压			
管脚	默认	3.3 V	1.8 V
GPIO45	下拉	0	1
系统启动模式 ¹			
管脚	默认	SPI 启动模式	下载启动模式
GPIO0	上拉	1	0
GPIO46	下拉	无关项	0
系统启动过程中，控制 ROM Code 打印 ²			
管脚	默认	正常打印	上电不打印
GPIO46	下拉	详见第 2 条说明	详见第 2 条说明

JTAG 信号源选择		
管脚	默认	EFUSE_DIS_USB_JTAG = 0, EFUSE_DIS_PAD_JTAG = 0, EFUSE_STRAP_JTAG_SEL=1
GPIO3	N/A	0: JTAG 信号来源于芯片上的 JTAG 管脚 1: JTAG 信号来源于 USB Serial/JTAG 控制器

说明:

1. GPIO46 = 1 且 GPIO0 = 0 不可使用。
2. ROM Code 上电打印默认同时通过 UART0 (U0TXD 管脚) 和 USB Serial/JTAG 控制器打印。通过配置寄存器和 eFuse 可配置关闭 ROM Code 上电打印。详细信息请参考《ESP32-S3 技术参考手册》中的章节 [芯片 Boot 控制](#)。

VDD_SPI 电压由 GPIO45 的 strapping 值或 eFuse 中 EFUSE_VDD_SPI_TIEH 决定。当 EFUSE_VDD_SPI_FORCE 为 0 时, VDD_SPI 电压由 GPIO45 的 strapping 值决定; 当 EFUSE_VDD_SPI_FORCE 为 1 时, VDD_SPI 电压由 eFuse 中 EFUSE_VDD_SPI_TIEH 决定。关于默认配置的信息, 请参阅下表:

表 10: VDD_SPI 电压值的默认配置

芯片型号	EFUSE_VDD_SPI_FORCE	EFUSE_VDD_SPI_TIEH	VDD_SPI 电压值
ESP32-S3	0	0	由 GPIO45 决定
ESP32-S3R2	1	1	强制为 3.3 V
ESP32-S3R8	1	1	强制为 3.3 V
ESP32-S3R8V	1	0	强制为 1.8 V
ESP32-S3FN8	1	1	强制为 3.3 V
ESP32-S3FH4R2	1	1	强制为 3.3 V

图 6 显示了 CHIP_PU 上电前和上电后 Strapping 管脚的建立时间和保持时间。各参数说明如表 11 所示。

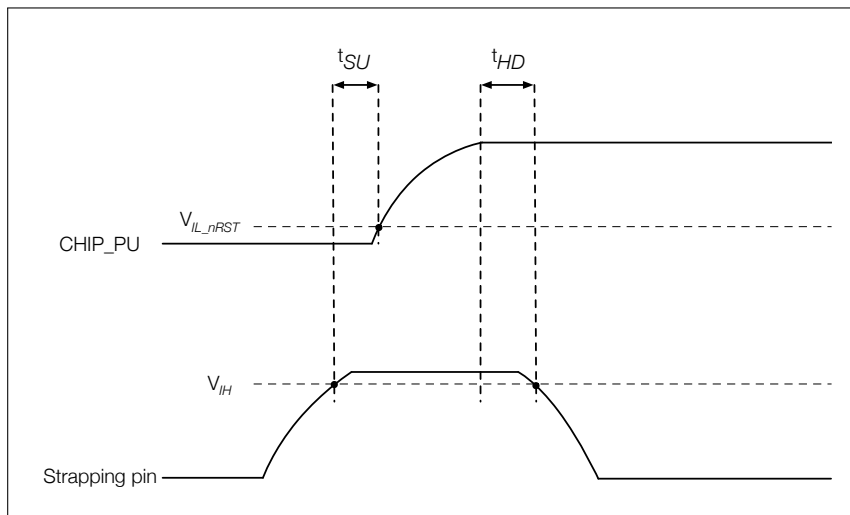


图 6: Strapping 管脚的建立时间和保持时间

表 11: Strapping 管脚的建立时间和保持时间的参数说明

参数	说明	最小值 (ms)
t_{SU}	CHIP_PU 上电前的建立时间	0
t_{HD}	CHIP_PU 上电后的保持时间	3

3. 功能描述

本章描述 ESP32-S3 的各个功能模块。

3.1 CPU 和存储

3.1.1 CPU

ESP32-S3 搭载低功耗 Xtensa® LX7 32 位双核处理器，具有以下特性：

- 五级流水线架构，支持高达 240 MHz 的时钟频率
- 16 位/24 位指令集提供高代码密度
- 32 位定制化指令集及 128 位宽数据总线，提供高运算性能
- 支持单精度浮点运算单元 (FPU)
- 支持 32 位乘法器、32 位除法器
- 非缓存 GPIO 指令
- 支持六级 32 个中断
- 支持 windowed ABI，64 个物理通用寄存器
- 支持带 TRAX 压缩模块的 trace 功能，最大 16 KB 的记录存储器 (trace memory)
- 用于调试的 JTAG 接口

3.1.2 片上存储

ESP32-S3 片上存储包括：

- **384 KB ROM**：用于程序启动和内核功能调用
- **512 KB 片上 SRAM**：用于数据和指令存储，时钟频率可配置，最大 240 MHz
- **RTC 快速存储器**：为 8 KB SRAM，可被主 CPU (LX7 双核处理器) 访问 (包括读写和取指令)，在 Deep-sleep 模式下可以保存数据
- **RTC 慢速存储器**：为 8 KB SRAM，可被主 CPU (LX7 双核处理器) 或协处理器访问 (包括读写和取指令)，在 Deep-sleep 模式下可以保存数据
- **4 Kbit eFuse**：其中 1792 位保留给用户使用，例如用于存储密钥和设备 ID
- **SiP flash 和 PSRAM**：详见表 1 *ESP32-S3 系列芯片对比*

3.1.3 外部 Flash 和片外 RAM

ESP32-S3 支持以 SPI、Dual SPI、Quad SPI、Octal SPI、QPI、OPI 等接口形式连接 flash 和片外 RAM。

外部 flash 和片外 RAM 可以映射到 CPU 的指令空间、只读数据空间，片外 RAM 还可以映射到 CPU 的数据空间。外部 flash 和片外 RAM 各可以最大支持 1 GB。ESP32-S3 支持基于 XTS-AES 的硬件加解密功能，从而保护开发者 flash 和片外 RAM 中的程序和数据。

通过高速缓存，ESP32-S3 一次最多可以同时有：

- 外部 flash 与片外 RAM 以 64 KB 的块映射到 32 MB 的指令空间。
- 片外 RAM 以 64 KB 的块映射到 32 MB 的数据空间，支持 8 位、16 位、32 位和 128 位读写。外部 flash 也可以映射到 32 MB 只读数据空间，仅支持 8 位、16 位、32 位和 128 位读取。

说明:

芯片启动完成后，软件可以自定义片外 RAM 或 flash 到 CPU 地址空间的映射。

3.1.4 存储器映射

ESP32-S3 的地址映射结构如图 7 所示。

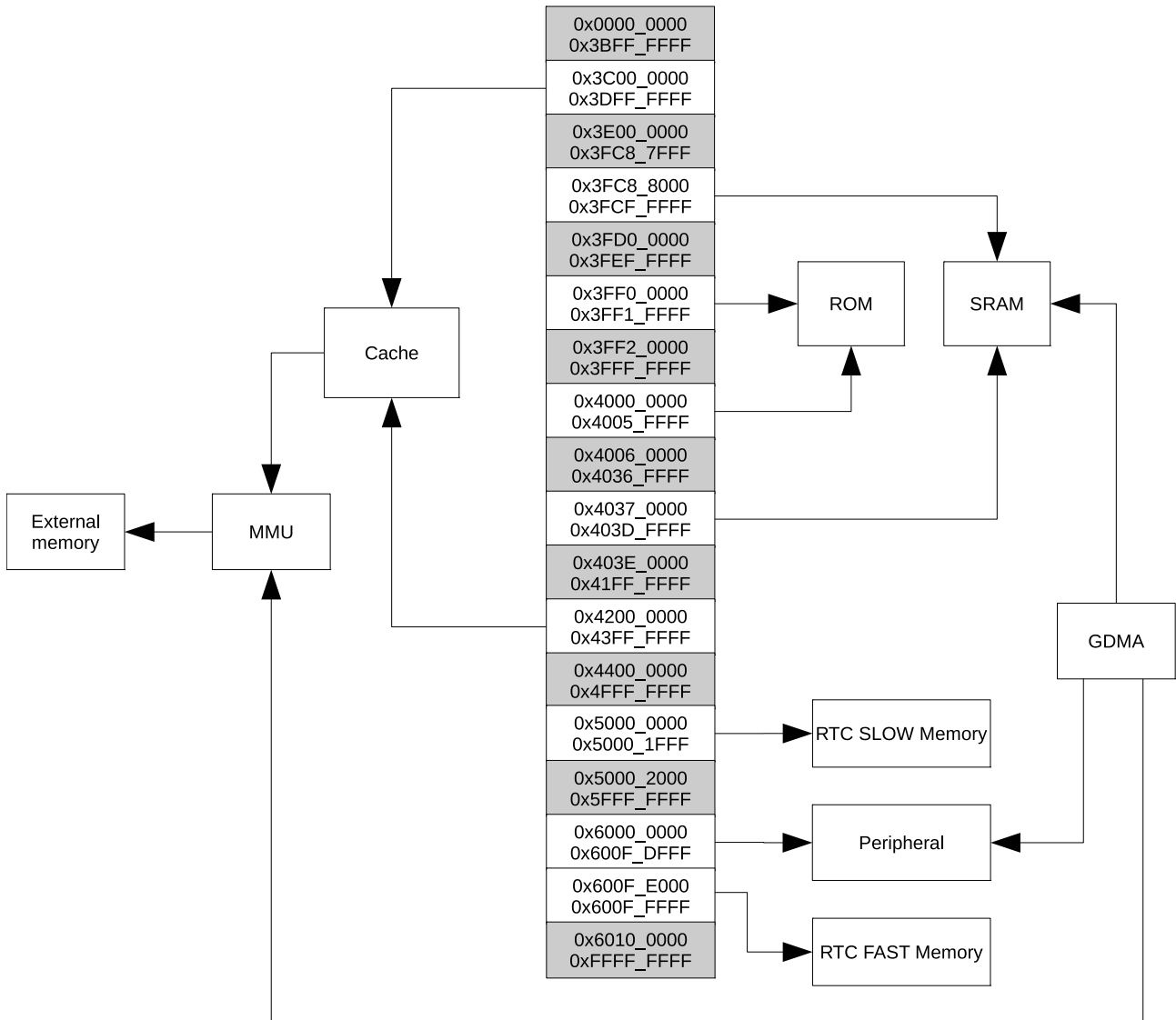


图 7: 地址映射结构

说明:

图中灰色背景标注的地址空间不可用。

3.1.5 Cache

ESP32-S3 采用共享指令 cache 和共享数据 cache 结构，指令 cache 和数据 cache 均采用多存储体 (bank) 结构，具有以下特性：

- 指令 cache 的大小可配置为 16 KB (1 bank) 或 32 KB (2 bank)，数据 cache 的大小可配置为 32 KB (1 bank) 或 64 KB (2 bank)

- 指令 cache 可配置为四路组相连或八路组相连，数据 cache 固定为四路组相连
- 指令 cache 和数据 cache 的块大小均支持 16 字节或 32 字节
- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

3.1.6 eFuse 控制器

ESP32-S3 内有一块 4-Kbit 的 eFuse，其中存储着参数内容。eFuse 控制器按照用户配置完成对 eFuse 中各参数中的烧写。eFuse 控制器支持以下特性：

- 4-Kbit 总存储空间，其中 1792 位可供用户使用，如存储加密密钥、用户 ID 等
- 一次性可编程存储
- 烧写保护可配置
- 读取保护可配置
- 多种硬件编码方式保护参数内容

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [eFuse 控制器 \(eFuse\)](#)。

3.1.7 处理器指令拓展 (PIE)

为了提高特定 AI 和 DSP (Digital Signal Processing) 算法的运算效率，在 ESP32-S3 中新增了一组扩展指令。处理器指令拓展 (PIE) 支持以下特性：

- 新增 128-bit 位宽通用寄存器
- 128-bit 位宽的向量数据操作，包括：乘法、加法、减法、累加、移位、比较等
- 合并数据处理指令与加载/存储运算指令
- 非对齐 128-bit 带宽的向量数据
- 取饱和操作

3.2 RTC 和低功耗管理

3.2.1 电源管理单元 (PMU)

ESP32-S3 采用了先进的电源管理技术，可以在不同的功耗模式之间切换。ESP32-S3 支持的功耗模式有：

- **Active 模式**：CPU 和芯片射频处于工作状态。芯片可以接收、发射和侦听信号。
- **Modem-sleep 模式**：CPU 可运行，时钟频率可配置。无线通讯基带和射频模块关闭，但可保持连接。
- **Light-sleep 模式**：CPU 暂停运行。RTC 外设以及 ULP 协处理器可被定时器周期性唤醒运行。任何唤醒事件 (MAC、主机、RTC 定时器或外部中断) 都会唤醒芯片。无线通讯基带和射频模块关闭，但可保持连接。用户可将部分外设 (如图 1) 关闭，进一步降低功耗。
- **Deep-sleep 模式**：CPU 和大部分外设都会掉电。RTC 存储器处于工作状态，RTC 外设状态可配置。Wi-Fi 连接数据存储在 RTC 中。ULP 协处理器可以工作。

设备在不同的功耗模式下有不同的电流消耗，详情请见表 21。

3.2.2 超低功耗协处理器 (ULP)

ULP 处理器可以用于在正常工作模式下协助 CPU，也可以用于在系统休眠时代替 CPU 来执行任务。ULP 处理器和 RTC 存储器在 Deep-sleep 模式下仍保持工作状态。因此，开发者可以将 ULP 协处理器的程序存放在 RTC 慢速存储器中，使其能够在 Deep-sleep 模式下访问 RTC GPIO、RTC 外设、RTC 定时器和内置传感器。

ESP32-S3 集成了两个协处理器，分别基于 RISC-V 指令集 (ULP-RISC-V) 和有限状态机 FSM 架构 (ULP-FSM)。协处理器的时钟为内置快速 RC 振荡器时钟。

ULP-RISC-V 协处理器具有以下特性：

- 支持 [RV32IMC](#) 指令集
- 32 个 32 位通用寄存器
- 32 位乘除法器
- 支持中断
- 支持被主 CPU、专用定时器、RTC GPIO 启动

ULP-FSM 协处理器具有以下特性：

- 支持常用指令，包括运算、跳转、控制等
- 支持传感器专用指令
- 支持被主 CPU、专用定时器、RTC GPIO 启动

注意：两个协处理器不能同时使用。

3.3 模拟外设

3.3.1 模/数转换器 (ADC)

ESP32-S3 集成了两个 12 位 SAR ADC，共支持 20 个模拟通道输入。为了实现更低功耗，ESP32-S3 的 ULP 协处理器也可以在睡眠方式下测量电压，此时，可通过设置阈值或其他触发方式唤醒 CPU。

3.3.2 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为-20 °C 到 110 °C。温度传感器适用于监测芯片内部温度的变化，该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲，芯片内部温度会高于外部温度。

3.3.3 触摸传感器

ESP32-S3 提供了多达 14 个电容式传感 GPIO，能够探测由手指或其他物品直接接触或接近而产生的电容差异。这种设计具有低噪声和高灵敏度的特点，可以用于支持使用相对较小的触摸板。设计中也可以使用触摸板阵列以探测更大区域或更多点。ESP32-S3 的触摸传感器同时还支持防水和数字滤波等功能来进一步提高传感器的性能。

3.4 系统组件

3.4.1 复位和时钟

ESP32-S3 提供四种级别的复位方式，分别是 CPU 复位、内核复位、系统复位和芯片复位。

- 支持四种复位等级：

- CPU 复位：只复位 CPU_x 核。这里的 CPU_x 代表 CPU0 或 CPU1。复位释放后，程序将从 CPU_x Reset Vector 开始执行。每个 CPU 核拥有独立的复位逻辑。如果 CPU 复位来自 CPU0，则 [SENSITIVE 寄存器](#) 也将复位。
- 内核复位：复位除 RTC 以外的其它数字系统，包括 CPU0、CPU1、外设、Wi-Fi、Bluetooth® LE 及数字 GPIO；
- 系统复位：复位包括 RTC 在内的整个数字系统；
- 芯片复位：复位整个芯片。
- 支持软件复位和硬件复位：
 - 软件复位：CPU_x 配置相关寄存器可触发软件复位，见 [《ESP32-S3 技术参考手册》](#)；
 - 硬件复位：硬件复位直接由硬件电路触发。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) 中的章节 [复位和时钟](#)。

3.4.2 中断矩阵

ESP32-S3 中断矩阵将任一外部中断源单独分配到双核 CPU 的任一外部中断上，以便在外设中断信号产生后，及时通知 CPU0 或 CPU1 进行处理。中断矩阵支持以下特性：

- 接收 99 个外部中断源作为输入
- 生成 26 个 CPU0 的外部中断和 26 个 CPU1 的外部中断作为输出。
注意，CPU0 剩余的 6 个中断和 CPU1 剩余的 6 个中断均为内部中断
- 支持屏蔽 CPU 的 NMI 类型中断
- 支持查询外部中断源当前的中断状态

详细信息请参考 [《ESP32-S3 技术参考手册》](#) 中的章节 [中断矩阵 \(INTERRUPT\)](#)。

3.4.3 权限控制

ESP32-S3 中所有的从设备（片上存储、外设、外部 flash 和片外 RAM）均支持访问权限管理，主设备必须拥有相应访问权限才能访问相应的从设备，从而保护数据和指令不被非法读取、改写和取指。

特别地，CPU 可运行在安全世界和非安全世界中，且在安全世界和非安全世界拥有独立的权限配置。因此，对于 CPU，ESP32-S3 的权限管理模块除了标准操作外，还会首先判断主设备所处的世界。

ESP32-S3 内的权限控制具有以下特性：

- 支持片内存储器的权限管理，包括：
 - CPU 对片内存储器的访问权限控制
 - CPU Trace 对片内存储器的访问权限控制
 - GDMA 对片内存储器的访问权限控制
- 支持片外存储器的权限管理，包括：
 - MMU 控制
 - SPI1 访问外部存储器的权限控制
 - GDMA 访问外部存储器的权限控制
 - CPU 通过 Cache 访问外部存储器的权限控制
- 支持外设的权限管理

- 各外设空间均支持独立的权限控制
- 支持非对齐访问的监测
- 支持自定义地址段权限管理
- 内置权限寄存器锁保护机制
 - 所有的权限寄存器都能够通过 lock 寄存器进行锁定，一旦权限寄存器被 lock 寄存器锁住，该权限寄存器以及 lock 寄存器都无法再次被修改，直到 CPU 复位才能解除锁定
- 内置权限监测中断机制
 - 发生非法访问时触发中断及时通知 CPU 去处理

3.4.4 系统寄存器

ESP32-S3 的系统寄存器可用于控制以下外设和模块：

- 系统和存储器
- 时钟
- 软件中断
- 低功耗管理寄存器
- 外设时钟门控和复位
- CPU 控制

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [系统寄存器](#)。

3.4.5 通用 DMA 控制器

ESP32-S3 包含一个 10 通道的通用 DMA 控制器 (GDMA)，包括 5 个发送通道和 5 个接收通道，每个通道之间相互独立。这 10 个通道被具有 DMA 功能的外设所共享，通道之间支持可配置固定优先级。

通用 DMA 控制器基于链表来实现对数据收发的控制，并支持外设与存储器之间及存储器与存储器之间的高速数据传输。每个通道均能访问片内及片外 RAM。

ESP32-S3 中有 10 个外设具有 DMA 功能，它们是 SPI2、SPI3、UHCl0、I2S0、I2S1、LCD/CAM、AES、SHA、ADC 和 RMT。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [通用 DMA 控制器 \(GDMA\)](#)。

3.4.6 CPU 时钟

CPU 时钟有三种可能的时钟源：

- 外置主晶振时钟
- 内置快速 RC 振荡器时钟（通常为 17.5 MHz，频率可调节）
- PLL 时钟

应用程序可以在以上三种时钟中选择一个作为时钟源。根据不同的应用程序，被选择的时钟源直接或在分频之后驱动 CPU 时钟。CPU 一旦发生复位后，CPU 的时钟源默认选择为外置主晶振时钟，且分频系数为 2。

说明：

ESP32-S3 必须有外部主晶振时钟才可运行。

更多关于 ESP32-S3 时钟的信息，请参考《ESP32-S3 技术参考手册》中的章节 [复位和时钟](#)。

3.4.7 RTC 时钟

RTC 慢速时钟应用于 RTC 计数器、RTC 看门狗和低功耗控制器，有三种可能的时钟源：

- 外置低速 (32 kHz) 晶振时钟
- 内置慢速 RC 振荡器（通常为 136 kHz，频率可调节）
- 内置快速 RC 振荡器分频时钟（由内置快速 RC 振荡器时钟经 256 分频生成）

RTC 快速时钟应用于 RTC 外设和传感器控制器，有 2 种可能的时钟源：

- 外置主晶振二分频时钟
- 内置快速 RC 振荡器时钟（通常为 17.5 MHz，频率可调节）

3.4.8 时钟毛刺检测

ESP32-S3 的毛刺检测模块将对输入芯片的 XTAL_CLK 时钟信号进行检测，当检测到一个脉宽小于 3ns 的毛刺时，屏蔽输入的 XTAL_CLK 时钟信号。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [时钟毛刺检测](#)。

3.5 数字外设

3.5.1 IO MUX 和 GPIO 交换矩阵

GPIO 交换矩阵特性

- GPIO 交换矩阵是外设输入输出信号和 GPIO 管脚之间的全交换矩阵；
- 175 个数字外设输入信号可以选择任意一个 GPIO 管脚的输入信号；
- 每个 GPIO 管脚的输出信号可以来自 184 个数字外设输出信号的任意一个；
- 支持输入信号经 GPIO SYNC 模块同步至 APB 时钟总线；
- 支持输入信号滤波；
- 支持 Sigma Delta 调制输出 (SDM)；
- 支持 GPIO 简单输入输出。

IO MUX 特性

- 为每个 GPIO 管脚提供一个寄存器 IO_MUX_GPIO n _REG，每个管脚可配置成：
 - GPIO 功能，连接 GPIO 交换矩阵；
 - 直连功能，旁路 GPIO 交换矩阵。
- 支持快速信号如 SPI、JTAG、UART 等可以旁路 GPIO 交换矩阵以实现更好的高频数字特性。所以高速信号会直接通过 IO MUX 输入和输出。

RTC IO MUX 特性

- 控制 22 个 RTC GPIO 管脚的低功耗特性；
- 控制 22 个 RTC GPIO 管脚的模拟功能；
- 将 22 个 RTC 输入输出信号引入 RTC 系统。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [IO MUX 和 GPIO 交换矩阵 \(GPIO, IO MUX\)](#)。

3.5.2 串行外设接口 (SPI)

ESP32-S3 共有四个 SPI (SPI0, SPI1, SPI2 和 SPI3)。SPI0 和 SPI1 可以配置成 SPI 存储器模式，SPI2 和 SPI3 可以配置成通用 SPI 模式。

• SPI 存储器 (SPI Memory) 模式

SPI 存储器模式 (SPI0 和 SPI1) 用于连接 SPI 接口的外部存储器。SPI 存储器模式下数据传输长度以字节为单位，最高支持八线 SDR/DDR (单数据采样沿/双数据采样沿) 读写操作。时钟频率可配置，最高支持 OPI 120 MHz SDR/DDR 模式。

• SPI2 通用 SPI (GP-SPI) 模式

SPI2 既可以配置成主机模式，又可以配置成从机模式。主机模式支持双线全双工和单线、双线、四线或八线半双工通信；从机模式支持双线全双工和单线、双线或四线半双工通信。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 DMA 通道。

- 在双线全双工通信模式下，主机的时钟最高频率为 80 MHz，从机的时钟最高频率为 60 MHz。仅支持 SDR 读写操作，支持 SPI 传输的四种时钟模式。
- 在主机单线、双线、四线或八线半双工通信模式下，最高支持 80 MHz SDR 或 40 MHz DDR 读写操作，支持 SPI 传输的四种时钟模式。
- 在从机单线、双线或四线半双工通信模式下，仅支持 SDR 读写操作，时钟频率最高为 60 MHz，也支持 SPI 传输的四种时钟模式。

• SPI3 通用 SPI (GP-SPI) 模式

SPI3 既可以配置成主机模式，又可以配置成从机模式，具有双线全双工和单线、双线或四线半双工通信功能，仅支持 SDR 读写操作。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 DMA 通道。

- 在双线全双工通信模式下，主机的时钟频率最高为 80 MHz，从机的时钟频率最高为 60 MHz。支持 SPI 传输的四种时钟模式。
- 在单线、双线或四线半双工通信模式下，主机的时钟频率最高为 80 MHz，支持 SPI 传输的四种时钟模式；从机的时钟频率最高为 60 MHz，也支持 SPI 传输的四种时钟模式。

通常情况下，ESP32-S3 和 flash 芯片的数据端口连接关系是：

表 12: ESP32-S3 系列和外部 flash 芯片的连接关系

芯片管脚	外部 flash 数据端口			
	SPI 单线模式	SPI 双线模式	SPI 四线模式	SPI 八线模式
SPID (SPID)	DI	IO0	IO0	IO0
SPIQ (SPIQ)	DO	IO1	IO1	IO1
SPIWP (SPIWP)	WP#	—	IO2	IO2
SPIHD (SPIHD)	HOLD#	—	IO3	IO3
GPIO33	—	—	—	IO4
GPIO34	—	—	—	IO5
GPIO35	—	—	—	IO6
GPIO36	—	—	—	IO7
GPIO37	—	—	—	DQS

3.5.3 LCD 接口

ESP32-S3 支持 8 位 ~16 位并行 RGB、I8080、MOTO6800 接口，支持的时钟频率小于 40 MHz。支持 RGB565、YUV422、YUV420、YUV411 之间的互相转换。

3.5.4 摄像头接口

ESP32-S3 支持 8 位 ~16 位 DVP 图像传感器接口，支持的时钟频率小于 40 MHz。支持 RGB565、YUV422、YUV420、YUV411 之间的互相转换。

3.5.5 UART 控制器

ESP32-S3 有三个 UART（通用异步收发器）控制器，即 UART0、UART1、UART2，支持异步通信（RS232 和 RS485）和 IrDA，通信速率可达到 5 Mbps。UART 控制器具有如下特性：

- 支持三个可预分频的时钟源
- 可编程收发波特率
- 三个 UART 的发送 FIFO 以及接收 FIFO 共享 1024 x 8-bit RAM
- 全双工异步通信
- 支持输入信号波特率自检功能
- 支持 5/6/7/8 位数据长度
- 支持 1/1.5/2/3 个停止位
- 支持奇偶校验位
- 支持 AT_CMD 特殊字符检测
- 支持 RS485 协议
- 支持 IrDA 协议
- 支持 GDMA 高速数据通信
- 支持 UART 唤醒模式
- 支持软件流控和硬件流控

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [UART 控制器 \(UART\)](#)。

3.5.6 I2C 接口

ESP32-S3 有两个 I2C 总线接口，根据用户的配置，总线接口可以用作 I2C 主机或从机模式。I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s，但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双地址（从机地址和从机寄存器地址）寻址模式

用户可以通过 I2C 硬件提供的指令抽象层更方便地控制 I2C 接口。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [I2C 控制器 \(I2C\)](#)。

3.5.7 I2S 接口

ESP32-S3 有两个标准 I2S 接口，可以以主机或从机模式，在全双工或半双工模式下工作，并且可被配置为 I2S 串行 8/16/24/32 位的收发数据模式，支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口有专用的 DMA 控制器。支持 TDM PCM，TDM MSB 对齐，TDM LSB 对齐，TDM Phillips，PDM 接口。

3.5.8 红外遥控

红外遥控 (RMT) 支持红外控制信号的发射和接收，具有以下特性：

- 四个通道支持发送
- 四个通道支持接收
- 可编程配置多个通道同时发送
- RMT 的八个通道共享 384 x 32-bit 的 RAM
- 发送脉冲支持载波调制
- 接收脉冲支持滤波和载波解调
- 乒乓发送模式
- 乒乓接收模式
- 发射器支持持续发送
- 发送通道 3 支持 DAM 访问
- 接收通道 7 支持 DAM 访问

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [红外遥控 \(RMT\)](#)。

3.5.9 脉冲计数控制器

脉冲计数器 (PCNT) 通过多种模式捕捉脉冲并对脉冲边沿计数，具有以下特性：

- 四个脉冲计数控制器（单元），各自独立工作，计数范围是 1 ~ 65535
- 每个单元有两个独立的通道，共用一个脉冲计数控制器
- 所有通道均有输入脉冲信号（如 sig_ch0_un）和相应的控制信号（如 ctrl_ch0_un）
- 滤波器独立工作，过滤每个单元输入脉冲信号（sig_ch0_un 和 sig_ch1_un）控制信号（ctrl_ch0_un 和 ctrl_ch1_un）的毛刺
- 每个通道参数如下：
 1. 选择在输入脉冲信号的上升沿或下降沿计数
 2. 在控制信号为高电平或低电平时可将计数模式配置为递增、递减或停止计数

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [脉冲计数控制器 \(PCNT\)](#)。

3.5.10 LED PWM 控制器

LED PWM 控制器可以用于生成八路独立的数字波形，具有如下特性：

- 波形的周期和占空比可配置，在信号周期为 1 ms 时，占空比精确度可达 14 位
- 多种时钟源选择，包括：APB 总线时钟、外置主晶振时钟
- 可在 Light-sleep 模式下工作

- 支持硬件自动步进式地增加或减少占空比，可用于 LED RGB 彩色梯度发生器

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [LED PWM 控制器 \(LEDC\)](#)。

3.5.11 USB 2.0 OTG 全速接口

ESP32-S3 带有一个集成了收发器的全速 USB OTG 外设，符合 USB 2.0 规范，支持以下特性：

通用特性

- 支持全速和低速速率
- 主机协商协议 (HNP) 和会话请求协议 (SRP)，均可作为 A 或 B 设备
- 动态 FIFO (DFIFO) 大小
- 支持多种存储器访问模式
 - Scatter/Gather DMA 模式
 - 缓冲 (Buffer) DMA 模式
 - Slave 模式
- 可选择集成收发器或外部收发器
- 当仅使用集成收发器时，可通过时分复用技术，和 USB Serial/JTAG 控制器共用集成收发器
- 当集成收发器和外部收发器同时投入使用时，支持 USB OTG 和 USB Serial/JTAG 控制器两外设各自挑选不同的收发器使用

设备模式 (Device mode) 特性

- 端点 0 永远存在（双向控制，由 EP0 IN 和 EP0 OUT 组成）
- 6 个附加端点 (1 ~ 6)，可配置为 IN 或 OUT
- 最多 5 个 IN 端点同时工作（包括 EP0 IN）
- 所有 OUT 端点共享一个 RX FIFO
- 每个 IN 端点都有专用的 TX FIFO

主机模式 (Host mode) 特性

- 8 个通道（管道）
 - 由 IN 与 OUT 两个通道组成的一个控制管道，因为 IN 和 OUT 必须分开处理。仅支持控制传输类型。
 - 其余 7 个管道可被配置为 IN 或 OUT，支持批量、同步、中断中的任意传输类型。
- 所有通道共用一个 RX FIFO、一个非周期性 TX FIFO、和一个周期性 TX FIFO。每个 FIFO 大小可配置。

3.5.12 USB Serial/JTAG 控制器

ESP32-S3 集成了一个 USB Serial/JTAG 控制器，具有以下特性：

- USB 全速标准
- 可配置为使用 ESP32-S3 内部 USB PHY 或通过 GPIO 交换矩阵使用外部 PHY
- 固定功能。包含连接的 CDC-ACM（通信设备类抽象控制模型）和 JTAG 适配器功能
- 共 2 个 OUT 端点、3 个 IN 端点和 1 个控制端点 EP_0，可实现最大 64 字节的数据载荷
- 包含内部 PHY，基本无需其他外部组件连接主机计算机
- CDC-ACM 的虚拟串行功能在大多数现代操作系统上可实现即插即用

- JTAG 接口可使用紧凑的 JTAG 指令实现与 CPU 调试内核的快速通信
- CDC-ACM 支持主机控制芯片复位和进入下载模式

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [USB Serial/JTAG 控制器 \(USB_SERIAL_JTAG\)](#)。

3.5.13 电机控制 PWM (MCPWM)

ESP32-S3 包含两个 MCPWM，可以用于驱动数字马达和智能灯。每个 MCPWM 外设都包含一个时钟分频器（预分频器）、三个 PWM 定时器、三个 PWM 操作器和一个捕捉模块。PWM 定时器用于生成定时参考。PWM 操作器将根据定时参考生成所需的波形。通过配置，任一 PWM 操作器可以使用任一 PWM 定时器的定时参考。不同的 PWM 操作器可以使用相同的 PWM 定时器的定时参考来产生 PWM 信号。此外，不同的 PWM 操作器也可以使用不同的 PWM 定时器的值来生成单独的 PWM 信号。不同的 PWM 定时器也可进行同步。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [电机控制 PWM \(MCPWM\)](#)。

3.5.14 SD/MMC 主机控制器

ESP32-S3 集成一个 SD/MMC 主机控制器，支持以下特性：

- SD 卡 3.0 和 3.01 版本
- SDIO 3.0 版本
- CE-ATA 1.1 版本
- 多媒体卡（MMC 4.41 版本、eMMC 4.5 版本和 4.51 版本）
- 高达 80 MHz 的时钟输出
- 3 种数据总线模式：
 - 1 位
 - 4 位（可支持两个 SD/SDIO/MMC 4.41 卡，以及一个以 1.8 V 电压工作的 SD 卡）
 - 8 位

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [SD/MMC 主机控制器 \(SDHOST\)](#)。

3.5.15 TWAI[®] 控制器

双线车载串口 (Two-wire Automotive Interface, TWAI) 协议是一种多主机、多播的通信协议，具有检测错误、发送错误信号以及内置报文优先仲裁等功能。ESP32-S3 带有一个 TWAI 控制器，支持以下特性：

- 兼容 ISO 11898-1 协议（CAN 规范 2.0）
- 标准帧格式（11 位 ID）和扩展帧格式（29 位 ID）
- 1 Kbit/s 到 1 Mbit/s 比特率
- 多种操作模式：
 - 工作模式
 - 监听模式
 - 自检模式（传输无需确认）
- 64 字节接收 FIFO
- 数据接收过滤器（支持单过滤器和双过滤器模式）
- 错误检测与处理：

- 错误计数器
- 可配置的错误中断阈值
- 错误代码记录
- 仲裁丢失记录

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [双线汽车接口 \(TWAI®\)](#)。

3.6 射频和 Wi-Fi

ESP32-S3 射频包含以下主要模块：

- 2.4 GHz 接收器
- 2.4 GHz 发射器
- 偏置 (Bias) 和线性稳压器
- Balun 和收发切换器
- 时钟生成器

3.6.1 2.4 GHz 接收器

2.4 GHz 接收器将 2.4 GHz 射频信号解调为正交基带信号，并用两个高精度、高速的 ADC 将后者转为数字信号。为了适应不同的信道情况，ESP32-S3 集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

3.6.2 2.4 GHz 发射器

2.4 GHz 发射器将正交基带信号调制为 2.4 GHz 射频信号，使用大功率互补金属氧化物半导体 (CMOS) 功率放大器驱动天线。数字校准进一步改善了功率放大器的线性。

为了抵消射频接收器的瑕疵，ESP32-S3 还另增了校准措施，例如：

- 载波泄露消除
- I/Q 相位匹配
- 基带非线性抑制
- 射频非线性抑制
- 天线匹配

这些内置校准措施缩短了产品的测试时间，并且不再需要测试设备。

3.6.3 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 正交时钟信号，所有部件均集成于芯片上，包括电感、变容二极管、环路滤波器、线性稳压器和分频器。

时钟生成器带有内置校准电路和自测电路。运用自主知识产权的优化算法，对正交时钟的相位和相位噪声进行优化处理，使接收器和发射器都有最好的性能表现。

3.6.4 Wi-Fi 射频和基带

ESP32-S3 Wi-Fi 射频和基带支持以下特性：

- 802.11b/g/n
- 802.11n MCS0-7 支持 20 MHz 和 40 MHz 带宽
- 802.11n MCS32
- 802.11n 0.4 μ s 保护间隔
- 数据率高达 150 Mbps
- 接收 STBC（单空间流）
- 可调节的发射功率
- 天线分集：

ESP32-S3 支持基于外部射频开关的天线分集与选择。外部射频开关由一个或多个 GPIO 管脚控制，用来选择最合适的天线以减少信道衰落的影响。

3.6.5 Wi-Fi MAC

ESP32-S3 完全遵循 802.11 b/g/n Wi-Fi MAC 协议栈，支持分布式控制功能 (DCF) 下的基本服务集 (BSS) STA 和 SoftAP 操作。支持通过最小化主机交互来优化有效工作时长，以实现功耗管理。

ESP32-S3 Wi-Fi MAC 自行支持的底层协议功能如下：

- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式和 Station + SoftAP 混杂模式
- RTS 保护，CTS 保护，立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation and defragmentation)
- TX/RX A-MPDU, TX/RX A-MSDU
- TXOP
- 无线多媒体 (WMM)
- GCMP、CCMP、TKIP、WAPI、WEP 和 BIP
- 自动 Beacon 监测（硬件 TSF）
- 802.11mc FTM

3.6.6 联网特性

乐鑫提供的固件支持 TCP/IP 联网、ESP-WIFI-MESH 联网或其他 Wi-Fi 联网协议，同时也支持 TLS 1.2。

3.7 低功耗蓝牙

ESP32-S3 包含了一个低功耗蓝牙 (Bluetooth Low Energy) 子系统，集成了硬件链路层控制器、射频/调制解调器模块和功能齐全的软件协议栈。低功耗蓝牙子系统支持 Bluetooth 5 和 Bluetooth mesh。

3.7.1 低功耗蓝牙射频和物理层

ESP32-S3 低功耗蓝牙射频和物理层支持以下特性：

- 1 Mbps PHY
- 2 Mbps PHY，用于提高传输速度和数据吞吐量
- Coded PHY，用于提高接收灵敏度和传输距离（125 Kbps 和 500 Kbps）
- 无需外部 PA，支持 Class 1 发射功率
- 硬件实现 Listen Before Talk (LBT)
- 天线分集 (Antenna diversity)：支持带有外部射频开关的天线分集与选择。外部射频开关由一个或多个 GPIO 管脚控制，用来选择最合适的天线以减少信道衰落的影响。

3.7.2 低功耗蓝牙链路层控制器

ESP32-S3 低功耗蓝牙链路层控制器支持以下特性：

- 广播扩展 (Advertising Extensions)，用于增强广播能力，可以广播更多的智能数据
- 多广播
- 支持同时广播和扫描
- 多连接，支持中心设备 (Central) 和外围设备 (Peripheral) 同时运行
- 自适应跳频和信道选择
- 信道选择算法 #2 (Channel Selection Algorithm #2)
- 连接参数更新
- 高速不可连接广播 (High Duty Cycle Non-Connectable Advertising)
- LE Privacy 1.2
- 数据包长度扩展 (LE Data Packet Length Extension)
- 链路层扩展扫描过滤策略 (Link Layer Extended Scanner Filter policies)
- 低速可连接定向广播 (Low duty cycle directed advertising)
- 链路层加密
- LE Ping

3.8 定时器

3.8.1 通用定时器

ESP32-S3 内置 4 个 54 位通用定时器，具有 16 位分频器和 54 位可自动重载的向上/向下计时器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 2 到 65536
- 54 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制

- 计数器值重新加载（报警时自动重新加载或软件控制的即时重新加载）
- 电平触发中断

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [定时器组 \(TIMG\)](#)。

3.8.2 系统定时器

ESP32-S3 内置 52 位系统定时器，该系统定时器包含两个 52 位的时钟计数器和三个报警比较器，具有以下功能：

- 时钟计数器的频率固定为 16 MHz
- 根据不同的报警值可产生三个独立的中断
- 两种报警模式：单次特定报警值报警和周期性报警
- 支持设置 52 位的单次特定报警值和 26 位的周期性报警值
- 从 Deep-sleep 或 Light-sleep 唤醒后读取 RTC 计数器中的睡眠时间
- 支持配置成当 CPU 暂停或处于 OCD 模式时，时钟计数器也暂停

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [系统定时器 \(SYSTIMER\)](#)。

3.8.3 看门狗定时器

ESP32-S3 中有三个看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），RTC 模块中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。

在引导加载 flash 固件期间，RWDT 和定时器组 0 中的 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭。
- 如在某个阶段发生超时，MWDT 会采取中断、CPU 复位和内核复位三种超时动作中的一种，RWDT 会采取中断、CPU 复位、内核复位和系统复位四种超时动作中的一种。
- 保护 32 位超时计数器
- 防止 RWDT 和 MWDT 的配置被误改。
- flash 启动保护：如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [看门狗定时器](#)。

3.8.4 XTAL32K 看门狗定时器

XTAL32K 看门狗定时器的中断及唤醒

XTAL32K 看门狗定时器监控到 XTAL32K_CLK 停振时，将发起停振中断 RTC_XTAL32K_DEAD_INT（中断描述详见 [《ESP32-S3 技术参考手册》](#)），如果 CPU 处于 Light-sleep 和 Deep-sleep 状态，将唤醒 CPU。

BACKUP32K_CLK

XTAL32K 看门狗定时器监控到 XTAL32K_CLK 停振后，将使用 RTC_CLK 的分频时钟 BACKUP32K_CLK（频率约为 32 kHz）替代 XTAL32K_CLK 作为 RTC 的 SLOW_CLK 维持系统继续正常工作。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [XTAL32K 看门狗定时器 \(XTWDT\)](#)。

3.9 加密/安全组件

3.9.1 片外存储器加密与解密

ESP32-S3 芯片集成了符合 XTS-AES 标准的片外存储器加密与解密模块，支持以下特性：

- 通用 XTS-AES 算法，符合 IEEE Std 1619-2007
- 手动加密过程需要软件参与
- 高速的自动加密过程，无需软件参与
- 高速的自动解密过程，无需软件参与
- 寄存器配置、eFuse 参数、启动 (boot) 模式共同决定加解密功能

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [片外存储器加密与解密 \(XTS_AES\)](#)。

3.9.2 安全启动

安全启动功能确保只启动已签名（具有 RSA-PSS 签名）的固件，此功能的可信度是根植于硬件逻辑。

3.9.3 HMAC 加速器

如 RFC 2104 中所述，HMAC 模块通过 hash 算法和密钥计算得到数据信息的信息认证码 (MAC)。ESP32-S3 的 HMAC 加速器支持以下特性：

- 标准 HMAC-SHA-256 算法
- HMAC 计算的 hash 结果仅支持特定的硬件外设访问（下行模式）
- 兼容挑战-应答身份验证算法
- 生成数字签名外设所需的密钥（下行模式）
- 重启软禁用的 JTAG（下行模式）

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [HMAC 加速器 \(HMAC\)](#)。

3.9.4 数字签名

数字签名技术在密码学算法层面上用于验证消息的真实性和完整性。ESP32-S3 的数字签名 (DS) 模块支持以下特性：

- RSA 数字签名支持密钥长度最大为 4096 位
- 私钥数据已加密，并且只能由 DS 读取
- SHA-256 摘要用于保护私钥数据免遭攻击者篡改

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [数字签名 \(DS\)](#)。

3.9.5 World 控制器

ESP32-S3 可以将芯片的硬件和软件资源分为安全世界 (Secure World) 和非安全世界 (Non-secure World)，从而有效防止破坏或获取设备信息。两个世界之间由 World 控制器进行切换，其支持以下特性：

- 控制 CPU 在安全世界与非安全世界中的相互切换
- 控制 15 个 DMA 外设安全世界与非安全世界中的相互切换
- 记录 CPU 的世界切换信息
- 屏蔽 CPU 的 NMI 中断

3.9.6 SHA 加速器

ESP32-S3 内置 SHA（安全哈希算法）硬件加速器可快速完成 SHA 运算，其支持以下特性：

- 支持 [FIPS PUB 180-4 规范](#) 的全部运算标准
 - SHA-1 运算
 - SHA-224 运算
 - SHA-256 运算
 - SHA-384 运算
 - SHA-512 运算
 - SHA-512/224 运算
 - SHA-512/256 运算
 - SHA-512/t 运算
- 提供两种工作模式
 - Typical SHA 工作模式
 - DMA-SHA 工作模式
- 允许插入 (interleaved) 功能（仅限 Typical SHA 工作模式）
- 允许中断功能（仅限 DMA-SHA 工作模式）

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [SHA 加速器 \(SHA\)](#)。

3.9.7 AES 加速器

ESP32-S3 内置 AES（高级加密标准）硬件加速器，可使用 AES 算法快速完成数据的加解密运算，支持以下特性：

- Typical AES 工作模式
 - AES-128/AES-256 加解密运算
- DMA-AES 工作模式
 - AES-128/AES-256 加解密运算
 - 块（加密）模式
 - * ECB (Electronic Codebook)
 - * CBC (Cipher Block Chaining)
 - * OFB (Output Feedback)
 - * CTR (Counter)
 - * CFB8 (8-bit Cipher Feedback)
 - * CFB128 (128-bit Cipher Feedback)
 - 中断发生

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [AES 加速器 \(AES\)](#)。

3.9.8 RSA 加速器

RSA 加速器可为多种运用于“RSA 非对称式加密演算法”的高精度计算提供硬件支持。ESP32-S3 的 RSA 加速器具有以下特性：

- 大数模幂运算（支持两个加速选项）
- 大数模乘运算
- 大数乘法运算
- 多种运算子长度
- 中断功能

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [RSA 加速器 \(RSA\)](#)。

3.9.9 随机数发生器

ESP32-S3 的随机数发生器可通过物理过程而非算法生成真随机数，所有生成的随机数在特定范围内出现的概率完全一致。

详细信息请参考《ESP32-S3 技术参考手册》中的章节 [随机数发生器 \(RNG\)](#)。

3.10 外设管脚分配

表 13: 外设和传感器管脚分配

接口	信号	管脚	功能
ADC	ADC1_CH0	GPIO1	两个 12 位 SAR ADC
	ADC1_CH1	GPIO2	
	ADC1_CH2	GPIO3	
	ADC1_CH3	GPIO4	
	ADC1_CH4	GPIO5	
	ADC1_CH5	GPIO6	
	ADC1_CH6	GPIO7	
	ADC1_CH7	GPIO8	
	ADC1_CH8	GPIO9	
	ADC1_CH9	GPIO10	
	ADC2_CH0	GPIO11	
	ADC2_CH1	GPIO12	
	ADC2_CH2	GPIO13	
	ADC2_CH3	GPIO14	
	ADC2_CH4	XTAL_32K_P	
	ADC2_CH5	XTAL_32K_N	
	ADC2_CH6	GPIO17	
	ADC2_CH7	GPIO18	
	ADC2_CH8	GPIO19	
ADC2_CH9	GPIO20		
触摸传感器	TOUCH1	GPIO1	电容式触摸传感器
	TOUCH2	GPIO2	
	TOUCH3	GPIO3	
	TOUCH4	GPIO4	

接口	信号	管脚	功能
	TOUCH5	GPIO5	
	TOUCH6	GPIO6	
	TOUCH7	GPIO7	
	TOUCH8	GPIO8	
	TOUCH9	GPIO9	
	TOUCH10	GPIO10	
	TOUCH11	GPIO11	
	TOUCH12	GPIO12	
	TOUCH13	GPIO13	
	TOUCH14	GPIO14	
JTAG	MTDI	MTDI	软件调试 JTAG
	MTCK	MTCK	
	MTMS	MTMS	
	MTDO	MTDO	
UART	U0RXD_in	任意 GPIO 管脚	三个 UART 设备，支持硬件流控制和 DMA
	U0CTS_in		
	U0DSR_in		
	U0TXD_out		
	U0RTS_out		
	U0DTR_out		
	U1RXD_in		
	U1CTS_in		
	U1DSR_in		
	U1TXD_out		
	U1RTS_out		
	U1DTR_out		
	U2RXD_in		
	U2CTS_in		
	U2DSR_in		
	U2TXD_out		
U2RTS_out			
U2DTR_out			
I2C	I2CEXT0_SCL_in/_out	任意 GPIO 管脚	两个 I2C 设备，支持主机或从机模式
	I2CEXT0_SDA_in/_out		
	I2CEXT1_SCL_in/_out		
	I2CEXT1_SDA_in/_out		
LED PWM	LEDC_LS_SIG_out0~7	任意 GPIO 管脚	八路独立通道

接口	信号	管脚	功能
I2S	I2S00_BCK_in	任意 GPIO 管脚	用于串行立体声数据的输入输出。
	I2S0_MCLK_in		
	I2S00_WS_in		
	I2S0I_SD_in		
	I2S0I_SD1_in		
	I2S0I_SD2_in		
	I2S0I_SD3_in		
	I2S0I_BCK_in		
	I2S0I_WS_in		
	I2S1O_BCK_in		
	I2S1_MCLK_in		
	I2S1O_WS_in		
	I2S1I_SD_in		
	I2S1I_BCK_in		
	I2S1I_WS_in		
	I2S00_BCK_out		
	I2S0_MCLK_out		
	I2S00_WS_out		
	I2S00_SD_out		
	I2S00_SD1_out		
	I2S0I_BCK_out		
	I2S0I_WS_out		
	I2S1O_BCK_out		
	I2S1_MCLK_out		
I2S1O_WS_out			
I2S1O_SD_out			
I2S1I_BCK_out			
I2S1I_WS_out			
LCD_CAMERA	LCD_PCLK	任意 GPIO 管脚	用于发送 8 ~16 位 LCD 接口数据的发送和 8 ~16 位摄像头接口数据的接收。
	LCD_DC		
	LCD_V_SYNC		
	LCD_H_SYNC		
	LCD_H_ENABLE		
	LCD_DATA_out0~15		
	LCD_CS		
	CAM_CLK		
	CAM_V_SYNC		
	CAM_H_SYNC		
	CAM_H_ENABLE		
	CAM_PCLK		
	CAM_DATA_in0~15		
红外遥控器	RMT_SIG_in0~3	任意 GPIO 管脚	四路 IR 收发器，支持不同波形标准。
	RMT_SIG_out0~3		

接口	信号	管脚	功能
SPI0/1	SPICLK_out_mux	SPICLK	支持 SPI、Dual SPI、Quad SPI、Octal SPI、QPI 和 OPI，可以连接片外 flash 和 RAM。
	SPICS0_out	SPICS0	
	SPICS1_out	SPICS1	
	SPID_in/_out	SPID	
	SPIQ_in/_out	SPIQ	
	SPIWP_in/_out	SPIWP	
	SPIHD_in/_out	SPIHD	
	SPID4_in/_out	GPIO33	
	SPID5_in/_out	GPIO34	
	SPID6_in/_out	GPIO35	
	SPID7_in/_out	GPIO36	
	SPIDQS_in/_out	GPIO37	
SPI2	FSPICLK_in/_out_mux	任意 GPIO 管脚	支持以下功能： <ul style="list-style-type: none"> • SPI、Dual SPI、Quad SPI、Octal SPI、QPI 和 OPI 的主机模式，SPI、Dual SPI、Quad SPI 和 QPI 的从机模式； • 可以连接片外 flash、RAM 和其他 SPI 设备 • SPI 传输的四种时钟模式； • 可配置的 SPI 频率； • 64 字节缓存或 DMA 数据缓存。
	FSPICS0_in/_out		
	FSPICS1~5_out		
	FSPID_in/_out		
	FSPIQ_in/_out		
	FSPIWP_in/_out		
	FSPIHD_in/_out		
	FSPIIO4~7_in/_out		
FSPIDQS_out			
SPI3	SPI3_CLK_in/_out_mux	任意 GPIO 管脚	支持以下功能： <ul style="list-style-type: none"> • SPI、Dual SPI、Quad SPI 和 QPI 的主机和从机模式； • SPI 传输的四种时钟模式； • 可配置的 SPI 频率； • 64 字节缓存或 DMA 数据缓存。
	SPI3_CS0_in/_out		
	SPI3_CS1_out		
	SPI3_CS2_out		
	SPI3_D_in/_out		
	SPI3_Q_in/_out		
	SPI3_WP_in/_out		
SPI3_HD_in/_out			
脉冲计数器	PCNT_SIG_CH0_in0~3	任意 GPIO 管脚	脉冲计数器通过七种模式捕捉脉冲并对脉冲边沿计数。
	PCNT_SIG_CH1_in0~3		
	PCNT_CTRL_CH0_in0~3		
	PCNT_CTRL_CH1_in0~3		

接口	信号	管脚	功能
USB OTG	D-	GPIO19 (内部 PHY 使用)	全速 USB OTG (USB OTG 支持使用芯片内部集成的全速 PHY, 也支持使用外接全速 PHY)
	D+	GPIO20 (内部 PHY 使用)	
	VP	MTMS (外部 PHY 使用)	
	VM	MTDI (外部 PHY 使用)	
	RCV	GPIO21 (外部 PHY 使用)	
	OEN	MTDO (外部 PHY 使用)	
	VPO	MTCK (外部 PHY 使用)	
	VMO	GPIO38 (外部 PHY 使用)	
USB Serial/ JTAG 控制器	D-	GPIO19 (内部 PHY 使用)	编程 flash 及 CPU 调试 (USB Serial/JTAG 控制器支持使用芯片内部集成的全速 PHY, 也支持使用外接全速 PHY)
	D+	GPIO20 (内部 PHY 使用)	
	VP	MTMS (外部 PHY 使用)	
	VM	MTDI (外部 PHY 使用)	
	OEN	MTDO (外部 PHY 使用)	
	VPO	MTCK (外部 PHY 使用)	
	VMO	GPIO38 (外部 PHY 使用)	
SD/MMC 主机控制器	SDHOST_CCLK_out_1~2	任意 GPIO 管脚	支持 V3.0.1 标准 SD 内存卡
	SDHOST_RST_N_1~2		
	SDHOST_CCMD_OD_PULLUP_EN_N		
	SDIO_TOHOST_INT_out		
	SDHOST_CCMD_in/_out_1		
	SDHOST_CCMD_in/_out_2		
	SDHOST_CDATA_in/_out_10		
	SDHOST_CDATA_in/_out_11		
	SDHOST_CDATA_in/_out_12		
	SDHOST_CDATA_in/_out_13		
	SDHOST_CDATA_in/_out_14		
	SDHOST_CDATA_in/_out_15		
	SDHOST_CDATA_in/_out_16		
	SDHOST_CDATA_in/_out_17		
	SDHOST_CDATA_in/_out_20		
	SDHOST_CDATA_in/_out_21		
	SDHOST_CDATA_in/_out_22		
	SDHOST_CDATA_in/_out_23		
	SDHOST_CDATA_in/_out_24		
	SDHOST_CDATA_in/_out_25		
	SDHOST_CDATA_in/_out_26		
	SDHOST_CDATA_in/_out_27		
	SDHOST_DATA_STROBE_1~2		
SDHOST_CARD_DETECT_N_1~2			
SDHOST_CARD_WRITE_PRT_1~2			
SDHOST_CARD_INT_N_1~2			

接口	信号	管脚	功能
MCPWM	PWM0_SYNC0~2_in	任意 GPIO 管脚	2 个 MCPWM 的输入输出管脚，包括 PWM 波形的差分输出，待检测的故障输入信号，待捕获的输入信号和 PWM 定时器的外接同步信号
	PWM0_F0~2_in		
	PWM0_CAP0~2_in		
	PWM1_SYNC0~2_in		
	PWM1_F0~2_in		
	PWM1_CAP0~2_in		
	PWM0_out0a		
	PWM0_out0b		
	PWM0_out1a		
	PWM0_out1b		
	PWM0_out2a		
	PWM0_out2b		
	PWM1_out0a		
	PWM1_out0b		
	PWM1_out1a		
	PWM1_out1b		
PWM1_out2a	任意 GPIO 管脚	兼容 ISO 11898-1 协议 (CAN 规范 2.0)，最高支持 1 Mbit/s 速率	
PWM1_out2b			
TWAI_RX			
TWAI_TX			
TWAI [®] 控制器	TWAI_BUS_OFF_ON	任意 GPIO 管脚	兼容 ISO 11898-1 协议 (CAN 规范 2.0)，最高支持 1 Mbit/s 速率
	TWAI_CLKOUT		

4. 电气特性

4.1 绝对最大额定值

超出绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件的功能性操作。

表 14: 绝对最大额定值

符号	参数	最小值	最大值	单位
VDDA, VDD3P3, VDD3P3_RTC, VDD3P3_CPU, VDD_SPI	电源管脚电压	-0.3	3.6	V
I_{output}^*	IO 输出总电流	—	1500	mA
T_{STORE}	存储温度	-40	150	°C

* 芯片的 IO 输出总电流的测条件为 25 °C 环境温度，VDD3P3_RTC, VDD3P3_CPU, VDD_SPI 三个电源域的管脚输出高电平且直接接地。此时芯片在保持工作状态 24 小时后，仍能正常工作。

4.2 建议工作条件

表 15: 建议工作条件

符号	参数	最小值	典型值	最大值	单位	
VDDA, VDD3P3, VDD3P3_RTC	电源管脚电压	3.0	3.3	3.6	V	
VDD_SPI (作为输入电源) ¹	—	1.8	3.3	3.6	V	
VDD3P3_CPU ^{2,3}	电源管脚电压	3.0	3.3	3.6	V	
I_{VDD} ³	外部电源的供电电流	0.5	—	—	A	
T_A	环境温度	ESP32-S3	-40	—	105	°C
		ESP32-S3FN8			85	
		ESP32-S3R2			85	
		ESP32-S3R8			65	
		ESP32-S3R8V			65	

¹ 更多信息请参考章节 2.7 电源管理。

² 写 eFuse 时，VDD3P3_CPU 应不超过 3.3 V。

³ 在使用 VDD_SPI 为外设供电的使用场景中，VDD3P3_CPU 还应满足外设的使用要求，详见表 16。

⁴ 使用单电源供电时，输出电流需要达到 500 mA 及以上。

4.3 VDD_SPI 输出特性

表 16: VDD_SPI 输出特性

符号	参数	典型值	单位
R_{SPI}	3.3 V 模式导通电阻	14	Ω
I_{SPI}	1.8 V 模式输出电流	40	mA

在实际使用情况下,当 VDD_SPI 为 3.3 V 输出模式的时候, VDD3P3_CPU 需要考虑到 R_{SPI} 的影响。比如在接 3.3 V flash 的情况下需满足以下条件:

$$VDD3P3_CPU > VDD_flash_min + I_flash_max * R_{SPI}$$

其中, VDD_flash_min 为 flash 的最低工作电压, I_flash_max 为 flash 的最大工作电流。

更多信息请参考章节 2.7 电源管理。

4.4 直流电气特性 (3.3 V, 25 °C)

表 17: 直流电气特性 (3.3 V, 25 °C)

符号	参数	最小值	典型值	最大值	单位
C_{IN}	管脚电容	—	2	—	pF
V_{IH}	高电平输入电压	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL}	低电平输入电压	-0.3	—	$0.25 \times VDD^1$	V
I_{IH}	高电平输入电流	—	—	50	nA
I_{IL}	低电平输入电流	—	—	50	nA
V_{OH}^2	高电平输出电压	$0.8 \times VDD^1$	—	—	V
V_{OL}^2	低电平输出电压	—	—	$0.1 \times VDD^1$	V
I_{OH}	高电平拉电流 (VDD ¹ = 3.3 V, $V_{OH} \geq 2.64$ V, PAD_DRIVER = 3)	—	40	—	mA
I_{OL}	低电平灌电流 (VDD ¹ = 3.3 V, $V_{OL} = 0.495$ V, PAD_DRIVER = 3)	—	28	—	mA
R_{PU}	内部弱上拉电阻	—	45	—	k Ω
R_{PD}	内部弱下拉电阻	—	45	—	k Ω
V_{IH_nRST}	芯片复位释放电压 (CHIP_PU 应满足电压范围)	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL_nRST}	芯片复位电压 (CHIP_PU 应满足电压范围)	-0.3	—	$0.25 \times VDD^1$	V

¹ VDD 是 I/O 的供电电源。

² V_{OH} 和 V_{OL} 为负载是高阻条件下的测试值。

4.5 ADC 特性

表 18: ADC 特性

符号	参数	最小值	最大值	单位
DNL (差分非线性) ¹	ADC 外接 100 nF 电容; 输入为 DC 信号;	-4	4	LSB
INL (积分非线性)	环境温度 25 °C; Wi-Fi 关闭	-8	8	LSB
采样速度	—	—	100	kSPS ²

¹ 使用滤波器多次采样或计算平均值可以获得更好的 DNL 结果。

² kSPS (kilo samples-per-second) 表示每秒采样千次。

ESP-IDF 提供了对 ADC 的多种 [校准方法](#)。使用硬件校准 + 软件校准后的结果如表 19 所示。用户如需要更高的精度可选用其他方法自行校准。

表 19: ADC 校准结果

参数	描述	最小值	最大值	单位
总误差	ATTEN0, 有效测量范围 0 ~ 950	-5	5	mV
	ATTEN1, 有效测量范围 0 ~ 1250	-6	6	mV
	ATTEN2, 有效测量范围 0 ~ 1750	-10	10	mV
	ATTEN3, 有效测量范围 0 ~ 3100	-50	50	mV

4.6 功耗特性

4.6.1 Active 模式下的 RF 功耗

下列功耗数据是基于 3.3 V 电源、25 °C 环境温度，在 RF 接口处完成的测试结果。所有发射数据均基于 100% 的占空比测得。

表 20: W-Fi RF 功耗

工作模式 ¹	描述	峰值 (mA)	
Active (射频工作)	TX	802.11b, 1 Mbps, @21 dBm	340
		802.11g, 54 Mbps, @19 dBm	291
		802.11n, HT20, MCS7, @18.5 dBm	283
		802.11n, HT40, MCS7, @18 dBm	286
	RX	802.11b/g/n, HT20	88
		802.11n, HT40	91

¹ CPU 工作模式：主频 80 MHz，单核执行 32 位数据访问指令，另外一个核处于空闲状态。

4.6.2 其他功耗模式下的功耗

以下功耗数据适用于 ESP32-S3 和 ESP32-S3FH8 芯片。ESP32-S3R2、ESP32-S3R8、ESP32-S3R8V 及 ESP32-S3FN4R2 由于合封了 PSRAM，功耗数据可能略高于下表数据。

表 21: 低功耗模式下的功耗

功耗模式	描述	典型值 (μA)
Light-sleep	VDD_SPI 和 Wi-Fi 掉电, 所有 GPIO 设置为高阻状态	240 ¹
Deep-sleep	RTC 存储器处于工作状态, RTC 外设处于工作状态	8
	RTC 存储器处于工作状态, RTC 外设处于关闭状态	7
关闭	CHIP_PU 管脚拉低, 芯片处于关闭状态	1

¹ Light-sleep 模式下, SPI 相关管脚上拉。针对合封 PSRAM 的芯片, 请在该典型值的基础上添加相应的 PSRAM 功耗: 8 MB 8 线 PSRAM (3.3 V) 为 140 μA ; 8 MB 8 线 PSRAM (1.8 V) 为 200 μA ; 2 MB 4 线 PSRAM 为 40 μA 。

表 22: Modem-sleep 模式下的功耗

功耗模式	主频 (MHz)	描述	典型值 ¹ (mA)	典型值 ² (mA)
Modem-sleep ³	40	WAITI (双核均处于空闲 idle 状态)	13.2	18.8
		单核执行 32 位数据访问指令, 另外一个核处于空闲状态	16.2	21.8
		双核执行 32 位数据访问指令	18.7	24.4
		单核执行 128 位数据访问指令, 另外一个核处于空闲状态	19.9	25.4
		双核执行 128 位数据访问指令	23.0	28.8
	80	WAITI	22.0	36.1
		单核执行 32 位数据访问指令, 另外一个核处于空闲状态	28.4	42.6
		双核执行 32 位数据访问指令	33.1	47.3
		单核执行 128 位数据访问指令, 另外一个核处于空闲状态	35.1	49.6
		双核执行 128 位数据访问指令	41.8	56.3
	160	WAITI	27.6	42.3
		单核执行 32 位数据访问指令, 另外一个核处于空闲状态	39.9	54.6
		双核执行 32 位数据访问指令	49.6	64.1
		单核执行 128 位数据访问指令, 另外一个核处于空闲状态	54.4	69.2
		双核执行 128 位数据访问指令	66.7	81.1
	240	WAITI	32.9	47.6
		单核执行 32 位数据访问指令, 另外一个核处于空闲状态	51.2	65.9
		双核执行 32 位数据访问指令	66.2	81.3
		单核执行 128 位数据访问指令, 另外一个核处于空闲状态	72.4	87.9
		双核执行 128 位数据访问指令	91.7	107.9

¹ 所有外设时钟关闭时的典型值。

² 所有外设时钟打开时的典型值。实际情况下, 外设在不同工作状态下电流会有所差异。

³ Modem sleep 模式下, Wi-Fi 设有时钟门控。该模式下, 访问 flash 时功耗会增加。若 flash 速率为 80 Mbit/s, SPI 2 线模式下 flash 的功耗为 10 mA。

4.7 可靠性认证

表 23: 可靠性认证

测试项目	测试条件	测试标准
HTOL (高温工作寿命)	125 °C, 1000 小时	JESD22-A108
ESD (静电放电敏感度)	HBM (人体放电模式) ¹ ± 2000 V	JS-001
	CDM (充电器件模式) ² ± 1000 V	JS-002
闩锁测试 (Latch-up)	过电流 ± 200 mA	JESD78
	过电压 $1.5 \times VDD_{max}$	
预处理测试	烘烤: 125 °C, 24 小时 浸泡: 三级 (30 °C, 60% RH, 192 小时) 回流焊: 260 + 0 °C, 20 秒, 三次	J-STD-020、JESD47、 JESD22-A113
TCT (温度循环测试)	-65 °C / 150 °C, 500 次循环	JESD22-A104
uHAST (无偏压高加速温湿度应力试验)	130 °C, 85% RH, 96 小时	JESD22-A118
HTSL (高温贮存寿命)	150 °C, 1000 小时	JESD22-A103
LTSL (低温存储寿命)	-40 °C, 1000 小时	JESD22-A119

¹ JEDEC 文档 JEP155 规定: 500 V HBM 能够在标准 ESD 控制流程下安全生产。

² JEDEC 文档 JEP157 规定: 250 V CDM 能够在标准 ESD 控制流程下安全生产。

4.8 Wi-Fi 射频

表 24: Wi-Fi 频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2412	—	2484

4.8.1 Wi-Fi 射频发射器 (TX) 规格

表 25: 频谱模板和 EVM 符合 802.11 标准时的发射功率

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	21.0	—
802.11b, 11 Mbps	—	21.0	—
802.11g, 6 Mbps	—	20.5	—
802.11g, 54 Mbps	—	19.0	—
802.11n, HT20, MCS0	—	19.5	—
802.11n, HT20, MCS7	—	18.5	—
802.11n, HT40, MCS0	—	19.5	—
802.11n, HT40, MCS7	—	18.0	—

表 26: 发射 EVM 测试

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11b, 1 Mbps, @21 dBm	—	-24.5	-10
802.11b, 11 Mbps, @21 dBm	—	-24.5	-10
802.11g, 6 Mbps, @20.5 dBm	—	-21.5	-5
802.11g, 54 Mbps, @19 dBm	—	-28.0	-25
802.11n, HT20, MCS0, @19.5 dBm	—	-23.0	-5
802.11n, HT20, MCS7, @18.5 dBm	—	-29.5	-27
802.11n, HT40, MCS0, @19.5 dBm	—	-23.0	-5
802.11n, HT40, MCS7, @18 dBm	—	-29.5	-27

4.8.2 Wi-Fi 射频接收器 (RX) 规格

表 27: 接收灵敏度

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	-98.4	—
802.11b, 2 Mbps	—	-95.4	—
802.11b, 5.5 Mbps	—	-93.0	—
802.11b, 11 Mbps	—	-88.6	—
802.11g, 6 Mbps	—	-93.2	—
802.11g, 9 Mbps	—	-91.8	—
802.11g, 12 Mbps	—	-91.2	—
802.11g, 18 Mbps	—	-88.6	—
802.11g, 24 Mbps	—	-86.0	—
802.11g, 36 Mbps	—	-82.4	—
802.11g, 48 Mbps	—	-78.2	—
802.11g, 54 Mbps	—	-76.5	—
802.11n, HT20, MCS0	—	-92.6	—
802.11n, HT20, MCS1	—	-91.0	—
802.11n, HT20, MCS2	—	-88.2	—
802.11n, HT20, MCS3	—	-85.0	—
802.11n, HT20, MCS4	—	-81.8	—
802.11n, HT20, MCS5	—	-77.4	—
802.11n, HT20, MCS6	—	-75.8	—
802.11n, HT20, MCS7	—	-74.2	—
802.11n, HT40, MCS0	—	-90.0	—
802.11n, HT40, MCS1	—	-88.0	—
802.11n, HT40, MCS2	—	-85.2	—
802.11n, HT40, MCS3	—	-82.0	—
802.11n, HT40, MCS4	—	-79.0	—
802.11n, HT40, MCS5	—	-74.4	—

见下页

表 27 – 接上页

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11n, HT40, MCS6	—	-72.8	—
802.11n, HT40, MCS7	—	-71.4	—

表 28: 最大接收电平

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	5	—
802.11b, 11 Mbps	—	5	—
802.11g, 6 Mbps	—	5	—
802.11g, 54 Mbps	—	0	—
802.11n, HT20, MCS0	—	5	—
802.11n, HT20, MCS7	—	0	—
802.11n, HT40, MCS0	—	5	—
802.11n, HT40, MCS7	—	0	—

表 29: 接收邻道抑制

速率	最小值 (dB)	典型值 (dB)	最大值 (dB)
802.11b, 1 Mbps	—	35	—
802.11b, 11 Mbps	—	35	—
802.11g, 6 Mbps	—	31	—
802.11g, 54 Mbps	—	20	—
802.11n, HT20, MCS0	—	31	—
802.11n, HT20, MCS7	—	16	—
802.11n, HT40, MCS0	—	25	—
802.11n, HT40, MCS7	—	11	—

4.9 低功耗蓝牙射频

表 30: 低功耗蓝牙频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2402	—	2480

4.9.1 低功耗蓝牙射频发射器 (TX) 规格

表 31: 发射器特性 - 低功耗蓝牙 1 Mbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-25.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0,1,2,\dots,k}$ 最大值	—	2.50	—	kHz
	$ f_0 - f_n $ 最大值	—	2.00	—	kHz
	$ f_n - f_{n-5} $ 最大值	—	1.39	—	kHz
	$ f_1 - f_0 $	—	0.80	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	249.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$)	—	198.00	—	kHz
	$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$	—	0.86	—	—
带内杂散发射	± 2 MHz 偏移	—	-37.00	—	dBm
	± 3 MHz 偏移	—	-42.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.00	—	dBm

表 32: 发射器特性 - 低功耗蓝牙 2 Mbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-25.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0,1,2,\dots,k}$ 最大值	—	2.50	—	kHz
	$ f_0 - f_n $ 最大值	—	1.90	—	kHz
	$ f_n - f_{n-5} $ 最大值	—	1.40	—	kHz
	$ f_1 - f_0 $	—	1.10	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	499.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$)	—	416.00	—	kHz
	$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$	—	0.89	—	—
带内杂散发射	± 4 MHz 偏移	—	-43.80	—	dBm
	± 5 MHz 偏移	—	-45.80	—	dBm
	$> \pm 5$ MHz 偏移	—	-47.00	—	dBm

表 33: 发射器特性 - 低功耗蓝牙 125 Kbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-25.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0,1,2,\dots,k}$ 最大值	—	0.80	—	kHz
	$ f_0 - f_n $ 最大值	—	0.98	—	kHz
	$ f_n - f_{n-3} $	—	0.30	—	kHz
	$ f_0 - f_3 $	—	1.00	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	248.00	—	kHz

调制特性

见下页

表 33 – 接上页

参数	描述	最小值	典型值	最大值	单位
	$\Delta f_{1\max}$ 最小值 (至少 99.9% 的 $\Delta f_{1\max}$)	—	222.00	—	kHz
带内杂散发射	± 2 MHz 偏移	—	-37.00	—	dBm
	± 3 MHz 偏移	—	-42.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.00	—	dBm

表 34: 发射器特性 - 低功耗蓝牙 500 Kbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-25.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	0.70	—	kHz
	$ f_0 - f_n $ 最大值	—	0.90	—	kHz
	$ f_n - f_{n-3} $	—	0.85	—	kHz
	$ f_0 - f_3 $	—	0.34	—	kHz
调制特性	$\Delta f_{2\text{avg}}$	—	213.00	—	kHz
	$\Delta f_{2\max}$ 最小值 (至少 99.9% 的 $\Delta f_{2\max}$)	—	196.00	—	kHz
带内杂散发射	± 2 MHz 偏移	—	-37.00	—	dBm
	± 3 MHz 偏移	—	-42.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.00	—	dBm

4.9.2 低功耗蓝牙射频接收器 (RX) 规格

表 35: 接收器特性 - 低功耗蓝牙 1 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-97.5	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
共信道抑制比 C/I	$F = F_0 \text{ MHz}$	—	9	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1 \text{ MHz}$	—	-3	—	dB
	$F = F_0 - 1 \text{ MHz}$	—	-3	—	dB
	$F = F_0 + 2 \text{ MHz}$	—	-28	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-30	—	dB
	$F = F_0 + 3 \text{ MHz}$	—	-31	—	dB
	$F = F_0 - 3 \text{ MHz}$	—	-33	—	dB
	$F > F_0 + 3 \text{ MHz}$	—	-32	—	dB
镜像频率	—	—	-32	—	dB
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-39	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-31	—	dB
带外阻塞	30 MHz ~ 2000 MHz	—	-9	—	dBm
	2003 MHz ~ 2399 MHz	—	-19	—	dBm
	2484 MHz ~ 2997 MHz	—	-16	—	dBm
	3000 MHz ~ 12.75 GHz	—	-5	—	dBm
互调	—	—	-31	—	dBm

表 36: 接收器特性 - 低功耗蓝牙 2 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-93.5	—	dBm
最大接收信号 @30.8% PER	—	—	3	—	dBm
共信道干扰 C/I	$F = F_0 \text{ MHz}$	—	10	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 2 \text{ MHz}$	—	-8	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-5	—	dB
	$F = F_0 + 4 \text{ MHz}$	—	-31	—	dB
	$F = F_0 - 4 \text{ MHz}$	—	-33	—	dB
	$F = F_0 + 6 \text{ MHz}$	—	-37	—	dB
	$F = F_0 - 6 \text{ MHz}$	—	-37	—	dB
	$F > F_0 + 6 \text{ MHz}$	—	-40	—	dB
镜像频率	—	—	-31	—	dB
邻道镜像频率干扰	$F = F_{image} + 2 \text{ MHz}$	—	-37	—	dB
	$F = F_{image} - 2 \text{ MHz}$	—	-8	—	dB
带外阻塞	30 MHz ~ 2000 MHz	—	-16	—	dBm
	2003 MHz ~ 2399 MHz	—	-20	—	dBm
	2484 MHz ~ 2997 MHz	—	-16	—	dBm

见下页

表 36 – 接上页

参数	描述	最小值	典型值	最大值	单位
	3000 MHz ~ 12.75 GHz	—	-16	—	dBm
互调	—	—	-30	—	dBm

表 37: 接收器特性 - 低功耗蓝牙 125 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-104.5	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
共信道抑制比 C/I	$F = F_0$ MHz	—	6	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1$ MHz	—	-6	—	dB
	$F = F_0 - 1$ MHz	—	-5	—	dB
	$F = F_0 + 2$ MHz	—	-32	—	dB
	$F = F_0 - 2$ MHz	—	-39	—	dB
	$F = F_0 + 3$ MHz	—	-35	—	dB
	$F = F_0 - 3$ MHz	—	-45	—	dB
	$F > F_0 + 3$ MHz	—	-35	—	dB
	$F > F_0 - 3$ MHz	—	-48	—	dB
镜像频率	—	—	-35	—	dB
邻道镜像频率干扰	$F = F_{image} + 1$ MHz	—	-49	—	dB
	$F = F_{image} - 1$ MHz	—	-32	—	dB

表 38: 接收器特性 - 低功耗蓝牙 500 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-101	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
共信道抑制比 C/I	$F = F_0$ MHz	—	4	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1$ MHz	—	-5	—	dB
	$F = F_0 - 1$ MHz	—	-5	—	dB
	$F = F_0 + 2$ MHz	—	-28	—	dB
	$F = F_0 - 2$ MHz	—	-36	—	dB
	$F = F_0 + 3$ MHz	—	-36	—	dB
	$F = F_0 - 3$ MHz	—	-38	—	dB
	$F > F_0 + 3$ MHz	—	-37	—	dB
	$F > F_0 - 3$ MHz	—	-41	—	dB
镜像频率	—	—	-37	—	dB
邻道镜像频率干扰	$F = F_{image} + 1$ MHz	—	-44	—	dB
	$F = F_{image} - 1$ MHz	—	-28	—	dB

5. 封装信息

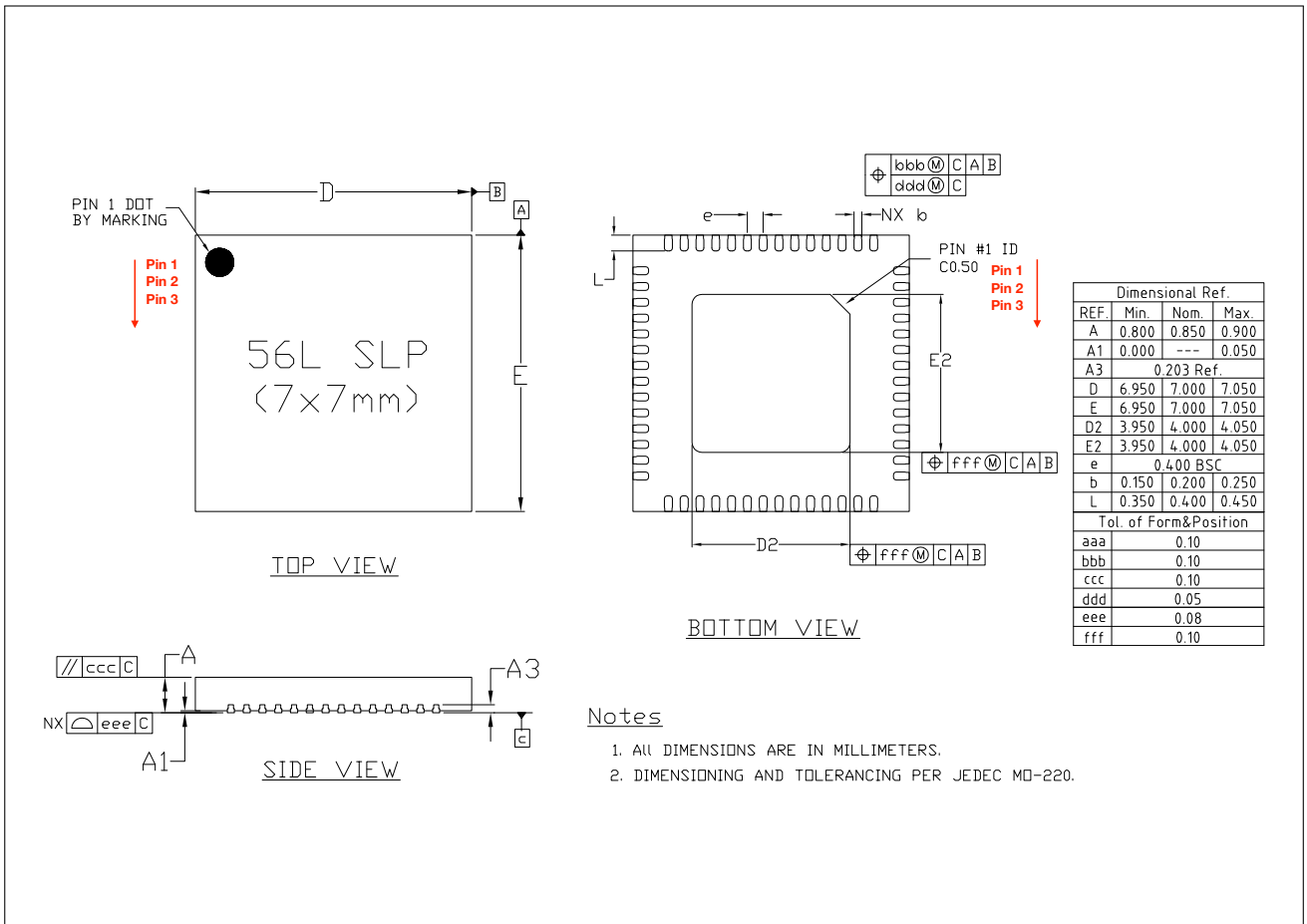


图 8: QFN56 (7x7 mm) 封装

说明:

- 从封装俯视图看，芯片管脚从 Pin 1 位置开始按逆时针方向进行编号。
- 有关卷带、载盘和产品标签的信息，请参阅 [《乐鑫芯片包装信息》](#)。

6. 相关文档和资源

相关文档

- [《ESP32-S3 技术参考手册》](#) – 提供 ESP32-S3 芯片的存储器和外设的详细使用说明。
- [《ESP32-S3 硬件设计指南》](#) – 提供基于 ESP32-S3 芯片的产品设计规范。
- 证书
<https://espressif.com/zh-hans/support/documents/certificates>
- 文档更新和订阅通知
<https://espressif.com/zh-hans/support/download/documents>

开发者社区

- [《ESP32-S3 ESP-IDF 编程指南》](#) – ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源
<https://espressif.com/zh-hans/support/download/sdks-demos>

产品

- ESP32-S3 系列芯片 – ESP32-S3 全系列芯片。
<https://espressif.com/zh-hans/products/socs?id=ESP32-S3>
- ESP32-S3 系列模组 – ESP32-S3 全系列模组。
<https://espressif.com/zh-hans/products/modules?id=ESP32-S3>
- ESP32-S3 系列开发板 – ESP32-S3 全系列开发板。
<https://espressif.com/zh-hans/products/devkits?id=ESP32-S3>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。
<https://products.espressif.com/#/product-selector?language=zh>

联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品 (线上商店)、成为供应商、意见与建议
<https://espressif.com/zh-hans/contact-us/sales-questions>

修订历史

日期	版本	发布说明
2022-07	v1.2	<ul style="list-style-type: none"> 更新章节 2.8 中有关 ROM Code 上电打印的描述 更新图 1 更新章节 4.6 取消章节 应用 中的超链接
2022-04	v1.1	<ul style="list-style-type: none"> 同步更新 eFuse 大小 更新表 2 中的管脚描述 更新表 16 中 SPI 电阻大小 添加芯片 ESP32-S3FH4R2 相关信息
2022-01	v1.0	<ul style="list-style-type: none"> 在 Deep-sleep 模式中添加唤醒源 在表 19 中添加 ADC 校准结果 在表 22 中增加外设全开时的典型值 在表 10 中增加 VDD_SPI 的默认配置信息 在章节 3 中增加更多模块/外设的描述 更新图 1 更新 JEDEC 说明 更新章节 4.6 内的 Wi-Fi 数据 更新 ESP32-S3R8 和 ESP32-S3R8V 环境温度 更新表 21 中 Deep-sleep 模式的描述 修正部分措辞
2021-10-12	v0.6.1	更新文字描述
2021-09-30	v0.6	<ul style="list-style-type: none"> 更新为芯片版本 revision 1，交换了 pin 53 和 pin 54 (XTAL_P 和 XTAL_N) 更新图 1 在产品特性章节增加 CoreMark 得分 更新章节 2.8 在表 14 中增加 IO 输出总电流的数据 增加表 22 Modem-sleep 模式下的功耗数据 更新章节 4.6、4.8、4.9 中的数据 修正全文多处措辞
2021-07-19	v0.5.1	<ul style="list-style-type: none"> 更新封面、页脚、水印以说明当前及之前版本的技术规格书针对芯片版本 revision 0 修正几处笔误
2021-07-09	v0.5	预发版本



免责声明和版权公告

本档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本档是否侵犯第三方权利做任何保证，也不对使用本档内信息导致的任何侵犯知识产权的行为负责。本档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2022 乐鑫信息科技（上海）股份有限公司。保留所有权利。